

A1

**DEMANDE
DE BREVET D'INVENTION**

②①

N° 81 17770

⑤④ Amplificateur de puissance à transistors du type push-pull.

⑤① Classification internationale (Int. Cl.³). H 03 F 3/26, 3/21.

②② Date de dépôt 21 septembre 1981.

③③ ③② ③① Priorité revendiquée :

④① Date de la mise à la disposition du
public de la demande B.O.P.I. — « Listes » n° 12 du 25-3-1983.

⑦① Déposant : CHAREIRE Jean-Noël. — FR.

⑦② Invention de :

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : Cabinet Lavoix,
2, pl. d'Estienne-d'Orves, 75441 Paris Cedex 09.

La présente invention concerne les amplificateurs de puissance et se rapporte plus particulièrement aux amplificateurs de puissance à audio-fréquence à semi-conducteurs.

5 Les amplificateurs de puissance qui constituent les étages de sortie des chaînes d'amplification à haute fidélité doivent allier à une large bande passante une faible distorsion.

Ce résultat est généralement obtenu dans les
10 amplificateurs à transistors par l'application de taux très élevés de contre-réaction à des amplificateurs présentant un grand gain en boucle ouverte.

Cependant, les amplificateurs de puissance à transistor, à contre-réaction présentent un certain nombre
15 d'inconvénients.

Aux fréquences élevées, la distorsion reste de toute façon importante tandis que la puissance disponible diminue considérablement.

Aux fréquences basses et moyennes, la distorsion
20 d'un étage de puissance à transistors bipolaires résulte pour l'essentiel de la diminution progressive du facteur β pour les courants forts en raison du resserrement des courbes $I_c=f(V_{ce})$ du courant collecteur en fonction de la tension collecteur-émetteur.

25 Dans un étage à un seul transistor en classe A, ce resserrement des caractéristiques entraîne l'apparition de déformations non symétriques manifestant la présence de 20% d'harmoniques pairs.

30 Dans un étage push-pull, classe B, on constate un écrasement symétrique des pointes des sinusoïdes manifestant la présence de 10% environ d'harmoniques impairs.

Cette distorsion harmonique est diminuée en fonctionnement en push-pull, classe A du fait que les
35 deux branches du push-pull fonctionnent pour chaque alternance, l'une à courant faible, l'autre à courant élevé (alors

qu'en classe B, chaque branche ne sert que pour l'une des alternances, l'autre étant bloquée).

Dans tous les cas, les taux de distorsion restent très élevés, ce qui conduit à utiliser des transistors bipolaires de puissance en montage collecteur commun.

Le taux de distorsion est alors diminué proportionnellement au taux de réaction négative que comporte ce montage.

Dans les étages de forte puissance, on est conduit, tant pour ramener la distorsion à un taux acceptable que pour obtenir l'impédance d'entrée élevée nécessaire à une attaque en tension, à utiliser une cascade de trois transistors en montage Darlington ou super-collecteur commun.

Le taux de réaction négative considérable que comportent ces montages ramène la distorsion à une valeur négligeable aux fréquences moyennes, mais ces étages présentent des rotations de phase importantes aux fréquences élevées et donc une faible stabilité, compte tenu du taux de réaction négative qu'ils comportent .

Ils nécessitent par suite des précautions pour leur charge et leur attaque et des corrections en fréquence (même s'ils ne sont pas insérés dans un amplificateur soumis à une réaction négative globale).

Dans ces conditions, la bande passante est en définitive limitée, la distorsion reste forte aux fréquences élevées, la puissance disponible à ces fréquences est limitée.

Il est d'ailleurs à noter que l'utilisation en classe A de triplets de transistors bipolaires pose des problèmes de polarisation; le point de fonctionnement de l'étage, notamment n'est pas stable et se déplace vers la classe B lorsque la puissance fournie est importante (diminution du courant moyen aux puissances élevées).

Dès l'apparition de transistors de puissance à effet de champ, type MOS à canal N, on a pensé à uti-

liser ces composants pour l'étage final d'amplificateurs à basse fréquence.

Leur réponse aux fréquences élevées est en effet très bonne.

5 Ils présentent par ailleurs, l'avantage d'une grande impédance d'entrée.

Comme en outre, leur attaque se fait en tension, il est théoriquement facile de les commander par des systèmes de commande de structure simple.

10 Mais ces MOS FET n'existant qu'en canal N, leur utilisation en push-pull série suivant le système généralement utilisé avec les transistors bipolaires dans les amplificateurs haute fidélité obligeait en réalité à utiliser des systèmes de commande complexes, l'attaque en tension interdisant la constitution de systèmes quasi-complémentaires comparables à ceux qui étaient utilisés lorsque des transistors de puissance au silicium n'étaient disponibles qu'en NPN (schémas à étages de sortie quasi-complémentaires, type Lin).

20 Par ailleurs, les caractéristiques $I_D = f(V_{GS})$ sont plus espacées aux courants élevés qu'aux courants faibles, ce qui entraîne une distorsion importante.

Cette distorsion est certes diminuée par la réaction négative résultant d'un montage en drain commun.
25 (le taux de réaction négative est égal au produit de la pente par la charge soit SR), mais même avec les MOS FET actuels, dont la pente peut atteindre 3 A/V, cette réaction n'est pas suffisante pour amener la distorsion à un taux acceptable.

30 La présence de la boucle de contre-réaction accroît les risques d'accrochage de l'étage de puissance.

Les inconvénients des amplificateurs de puissance à transistors, à contre-réaction sont tels que certains spécialistes de la haute fidélité ont toujours recours
35 jusqu'à présent à des étages de puissance à tubes.

L'invention vise à remédier aux inconvénients précités des amplificateurs de puissance à contre-réaction et à créer un amplificateur à transistors qui présente à la fois les qualités de puissance et de bande passante des amplificateurs à contre-réaction et les qualités de fidélité des amplificateurs à tubes.

Elle a donc pour objet un amplificateur de puissance à transistors du type push-pull, caractérisé en ce qu'il comprend dans chacune des branches du montage push-pull, un premier transistor du type présentant un réseau de caractéristiques de courant de sortie dont les intervalles varient dans un premier sens en fonction de la tension d'entrée, ledit premier transistor commandant au moins un second transistor du type présentant un réseau de caractéristiques de courant de sortie dont les intervalles varient en fonction de la tension d'entrée, en sens contraire des caractéristiques du premier transistor, lesdits seconds transistors étant destinés à être connectés à une charge à commander.

Suivant une caractéristique particulière de l'invention, l'amplificateur comprend dans chacune des branches du montage push-pull, un transistor MOS-FET dont l'électrode de grille forme l'entrée de la branche correspondante, au moins un transistor bipolaire étant associé à chacun des transistors MOS-FET, dont les sources sont connectées aux bases des transistors bipolaires correspondants, les émetteurs de ces derniers étant destinés à être connectés à une charge à commander.

D'autres caractéristiques de l'invention apparaîtront au cours de la description qui va suivre, faite en référence aux dessins annexés, donnés uniquement à titre d'exemple et sur lesquels :

- la Fig.1 est un schéma d'un amplificateur de puissance push-pull parallèle suivant l'invention;
- la Fig.2 est un schéma d'un amplificateur de puissance push-pull série suivant l'invention.

Avant d'entreprendre la description des modes de réalisation de l'amplificateur de puissance suivant l'invention, on va donner ci-après quelques explications théoriques qui permettront de comprendre la raison pour laquelle le Demandeur a été amené à utiliser dans son amplificateur une cellule formée d'un transistor MOS-FET associé à un transistor bipolaire.

Le Demandeur a pensé à exploiter le fait que les caractéristiques $I_D = f(V_{GS})$ des transistors MOS-FET s'espacent aux courants forts alors qu'au contraire les caractéristiques $I_e = f(I_b)$ des transistors bipolaires se resserrent pour ces courants.

Il est par ailleurs simple de commander la base d'un transistor de puissance bipolaire par le courant de drain d'un transistor MOS-FET.

On obtient ainsi un doublet dont la caractéristique de transfert entrée-sortie se définit par une pente qui est le produit de la pente du transistor MOS-FET par le coefficient β du transistor bipolaire.

On réalise une compensation des caractéristiques respectives des deux éléments puisque les non-linéarités de ces éléments sont de sens inverse.

En utilisant pour ce doublet des transistors MOS-FET dont la pente est d'environ 0,1 à 0,2 A/V et des transistors bipolaires dont le coefficient β est de l'ordre de 25 à 50 au point de fonctionnement, le gain en tension est de l'ordre de 20.

Le taux de réaction lorsque la charge est disposée de telle sorte que le doublet fonctionne en réaction négative totale est donc assez faible.

La distorsion harmonique en push-pull classe A reste cependant inférieure à 0,2% aux fréquences moyennes. Cette distorsion est du même ordre que celle obtenue avec un triplet de transistors bipolaires comportant une réaction négative bien plus élevée.

L'amplificateur de puissance représenté à la

Fig.4 est un amplificateur push-pull parallèle qui comporte principalement un étage différentiel 1 constitué de deux transistors NPN 2,3 dont les bases constituent les deux bornes d'entrée de l'amplificateur dont les émetteurs sont connectés à une tension négative -HT par l'intermédiaire de résistances respectives 4,5 en série avec une résistance 6 et dont les collecteurs sont connectés à une tension positive +HT par l'intermédiaire de résistances respectives 7,8.

Les collecteurs des transistors 2 et 3 sont en outre connectés respectivement aux électrodes de grille de transistors MOS FET 9,10, par l'intermédiaire de condensateurs 11,12.

Les drains des transistors MOS FET 9,10 sont connectés à une tension d'alimentation, tandis que leurs sources sont respectivement connectées aux bases de transistors bipolaires 13a,14a de type NPN. Les collecteurs des transistors 13a,14a sont connectés à la tension d'alimentation comme les sources des transistors MOS-FET 9,10, tandis que leurs émetteurs sont respectivement connectés aux bornes extrêmes d'un enroulement à fer 15.

Etant donné que les transistors bipolaires doivent être utilisés à un courant relativement faible, il est avantageux pour obtenir des puissances de sortie élevées, de mettre plusieurs transistors bipolaires en parallèle. Cet agencement est matérialisé sur la Fig.1 par la représentation en trait interrompu de transistors 13b ... 13n et 14b ... 14n pouvant être connectés en parallèle respectivement avec les transistors 13a et 14a.

Les transistors MOS-FET 9,10 associés aux transistors bipolaires 13a, 14a ou aux groupes de transistors 13a ... 13n, 14a ... 14n, forment donc les doublets dont il est question plus haut.

L'utilisation de doublets MOS-FET à canal N +, NPN au silicium dans un amplificateur push-pull de puissance pose un problème d'attaque identique à celui déjà évoqué

pour les push-pull à MOS-FET à canal N.

Il est essentiel pour la qualité d'un amplificateur qu'un tel problème soit résolu par un montage simple ne comportant que peu d'éléments en cascade.

5 La meilleure solution paraît être d'utiliser le système push-pull parallèle couramment employé dans les montages à lampes et comportant une bobine à fer à point milieu telle que la bobine 15 du schéma de la Fig.1 qui couple les deux branches du push-pull.

10 L'attaque peut dès lors être fournie par un simple étage différentiel à transistors bipolaires tel que l'étage 1 de la Fig.1, analogue au déphaseur de Schmitt des anciens amplificateurs à lampes dont l'entrée peut se faire en liaison directe et qui est couplé à l'étage
15 de puissance par des condensateurs 11,12 de faible valeur étant donné l'impédance d'entrée élevée des doublets de sortie.

Si aucune contre-réaction globale n'est prévue, ce que permet un faible taux de distorsion de l'étage de
20 sortie en classe A, il est impératif que le déphaseur d'entrée n'apporte qu'une distorsion négligeable. Cela n'est possible qu'en alimentant cet étage sous tension élevée.

Grâce à l'agencement de la Fig.1, aucune correc-
25 tion en fréquence n'est nécessaire.

La puissance maximale est pratiquement disponible jusqu'à 20 kHz avec une distorsion à peine plus élevée qu'aux fréquences moyennes.

30 La bobine de sortie 15 peut être remplacée par un transformateur ou un auto-transformateur pour une adaptation à l'impédance de la charge, ou bien si celle-ci doit avoir un pôle à la masse.

Le schéma comportant dans ses branches des doublets formés chacun d'un transistor MOS-FET et d'au moins
35 un transistor bipolaire, bien que normalement destiné à fonctionner en classe A, peut être adapté pour la classe A-B.

Compte tenu de l'emplacement de la charge, l'étage fonctionne en réaction négative de tension totale de sorte que son gain en tension est voisin de 1. Ce taux de réaction négative est d'environ 26 dB sous une charge
5 de 8 ohms.

La tension d'alimentation est quatre fois plus faible que celle nécessitée par les systèmes utilisés couramment en audio-fréquence pour une même puissance de sortie.

10 La tension maximal collecteur-émetteur $V_{ec\ max}$ des transistors de sortie est deux fois plus faible que pour les systèmes habituels permettant d'obtenir de fortes puissances de sortie.

La Fig.2 représente le schéma d'un amplificateur
15 de puissance du type push-pull série suivant l'invention.

Avec l'apparition depuis peu de transistors MOS FET de puissance à canal P, il est possible de former des doublets complémentaires. (MOS-FET canal N + NPN et MOS FET canal P + PNP par exemple).

20 On peut dans ces conditions adopter la structure classique du push-pull série sans bobine de sortie.

Le circuit de la Fig.2 est l'illustration d'une telle adaptation.

Il comporte un étage d'entrée constitué par un
25 transistor PNP 16 alimenté sous une tension élevée, + 200V par exemple et dont le collecteur est connecté par l'intermédiaire de condensateurs 17,18 respectivement à l'électrode de grille d'un transistor MOS-FET 19 à canal N et à celle d'un transistor MOS-FET 20 à canal P.

30 Les drains des transistors 19 et 20 sont respectivement connectés à des sources de tension 21,22 égales et de signes opposés +40 V et -40 V par exemple.

Les sources des transistors MOS 19 et 20 sont respectivement connectées aux bases d'un transistor 23
35 de type NPN et d'un transistor 24 de type PNP.

Les trajets collecteur-émetteur des transistors 23, 24 sont connectés en série entre la borne positive de la source 21 et la borne négative de la source 22.

Le point de jonction des émetteurs des transistors 23 et 24 est connecté à une borne d'une charge 25 dont l'autre borne est reliée à la masse.

La constitution d'un étage d'entrée sans distorsion et sans souffle, pose un problème car cet étage d'entrée doit délivrer une tension d'attaque crête à crête égale à la somme des tensions d'alimentation du push-pull de sortie soit 80 V crête à crête pour une puissance de 100 W, sur une charge de 8 ohms.

La pratique montre qu'une telle tension peut être fournie sans distorsion par un étage alimenté sous une tension de l'ordre de 200 V.

On donne ci-après la liste des composants entrant dans la construction de l'amplificateur de la Fig.1 ainsi que les performances obtenues avec ce circuit.

- 20 Transistors d'entrée 2,3 : BF 179 C
- Transistors V.MOS 9,10 : VN 88 AF
- Transistors de sortie 13,14 : 8 transistors 2N 3055 par
branche de push-pull
- Tension d'alimentation de l'étage d'entrée : 105 V
- 25 Tension d'alimentation de l'étage de sortie : 23,5 V
- Courant continu d'alimentation : 9,5 A
- Puissance maximale à l'écrêtage : 90 W
- Distorsion à l'écrêtage : 0,7 %
- Distorsion à 80 W : à 10 Hz = 0,2%
- 30 à 1 KHz = 0,2%
- à 15 KHz = 0,4%

La distorsion diminue rapidement avec la puissance de sortie : 0,03% à 10W.

35 La bande passante à la puissance maximum est de 5 Hz à 100 KHz sans aucune correction en fréquence.

L'étage de puissance fonctionnant en classe A complété par un étage d'entrée à transistors bipolaires en montage différentiel tel que celui représenté à la Fig.1, constitue un système amplificateur susceptible de fonctionner sans aucune boucle de contre-réaction globale. La sensibilité obtenue correspond aux normes courantes en audio-fréquence.

Le système amplificateur est entièrement stable et ne nécessite aucune correction de la bande passante. Il ne nécessite aucun système de protection sauf éventuellement un disjoncteur thermique sur les transistors de puissance de sortie.

L'invention peut être appliquée notamment dans les domaines suivants :

- 15 a) Réalisation d'amplificateurs audio-fréquence de très haute fidélité à toutes les puissances.
- b) Réalisation d'amplificateurs de faible puissance de référence fonctionnant en classe A et de très haute fidélité (par exemple casques hi-fi).
- 20 c) Réalisation d'amplificateurs audio-fréquence de très haute puissance jusqu'à 1000 W avec des composants de technologie courante.
- d) Réalisation d'amplificateurs audio-fréquence pour charge d'impédance élevée (transmission à longue distance
25 de signaux audio-fréquence de puissance, ou attaque de haut parleurs électro-statiques).

Bien que dans les exemples décrits et représentés les composants associés dans chaque doublet d'une branche du montage push-pull soient des transistors MOS-FET et
30 des transistors bipolaires, il est également possible d'envisager d'associer tous types de transistors de puissance dont les caractéristiques permettraient une complémentarité permettant d'aboutir à l'obtention d'une bande passante suffisamment large sans re-

11

courir à une boucle de contre-réaction entre la sortie et l'entrée de l'amplificateur de puissance.

REVENDEICATIONS

1. Amplificateur de puissance à transistors du type push-pull, caractérisé en ce qu'il comprend dans chacune des branches du montage push-pull, un premier transistor (9,10) du type présentant un réseau de caractéristiques
5 de courant de sortie dont les intervalles varient dans un premier sens en fonction de la tension d'entrée, ledit premier transistor commandant au moins un second transistor (13a, ... 13n, 14a ... 14n) du type présentant un réseau de caractéristiques de courant de sortie dont les
10 intervalles varient en fonction de la tension d'entrée, en sens contraire des caractéristiques du premier transistor (9,10), lesdits seconds transistors (13a,.... 13n, 14a, ... 14n) étant destinés à être connectés à une charge à commander.

15 2. Amplificateur suivant la revendication 1, caractérisé en ce que les intervalles entre les caractéristiques de courant de sortie desdits premiers transistors (9,10) croissent en fonction de la tension d'entrée, tandis que les caractéristiques de courant de sortie des-
20 dits seconds transistors (13a 13n, 14a ... 14n) décroissent en fonction de la tension d'entrée.

3. Amplificateur suivant la revendication 2, caractérisé en ce qu'il comprend dans chacune des branches du montage push-pull un transistor MOS-FET (9,10) dont l'électrode de
25 grille forme l'entrée de la branche correspondante, au moins un transistor bipolaire (13a 13n, 14a 14n) étant associé à chacun des transistors MOS-FET (9,10), dont les sources sont connectées aux bases des transistors bipolaires correspondants, les émetteurs de ces derniers
30 étant destinés à être connectés à une charge à commander.

4. Amplificateur suivant la revendication 3, caractérisé en ce que la source du transistor MOS-FET (9, 10) de chaque branche du montage push-pull est connectée aux bases de plusieurs transistors bipolaires (13a ... 13n,
35 14a, ... 14n) dont les trajets émetteur-collecteur sont

connectés en parallèle à la charge à commander.

5. Amplificateur suivant l'une quelconque des revendications 1 à 4, caractérisé en ce qu'il comporte en outre un étage amplificateur différentiel (1) d'attaque de chacune des branches du montage push-pull.

6. Amplificateur suivant l'une quelconque des revendications précédentes, caractérisé en ce que les émetteurs des seconds transistors (13a, ... 13n, 14a ... 14) sont connectés aux bornes d'une bobine (15) à fer ou d'un transformateur à point milieu, le montage ainsi constitué formant un montage push-pull parallèle.

7. Amplificateur suivant l'une quelconque des revendications 1 à 6, caractérisé en ce que lesdits premiers transistors MOS-FET (9,10) sont des transistors de même type, les seconds transistors bipolaires (13a, ... 13n, 14a, ... 14n) étant eux aussi du même type.

8. Amplificateur suivant l'une quelconque des revendications 1 à 4 et 6, caractérisé en ce que les premiers transistors MOS-FET (19,20) de chaque branche du montage push-pull sont respectivement des transistors MOS-FET à canal N et à canal P, les seconds transistors bipolaires (23,24) associés étant respectivement des transistors NPN et PNP.

9. Amplificateur suivant la revendication 8, caractérisé en ce qu'il comporte en outre un étage d'attaque à transistor (16) commun aux deux branches du montage push-pull, ledit étage d'attaque étant alimenté sous tension élevée.

10. Amplificateur suivant l'une quelconque des revendications 8 et 9, caractérisé en ce que les émetteurs desdits seconds transistors (23,24) sont connectés directement à une borne de la charge (25) à commander.

1/2

FIG. 1

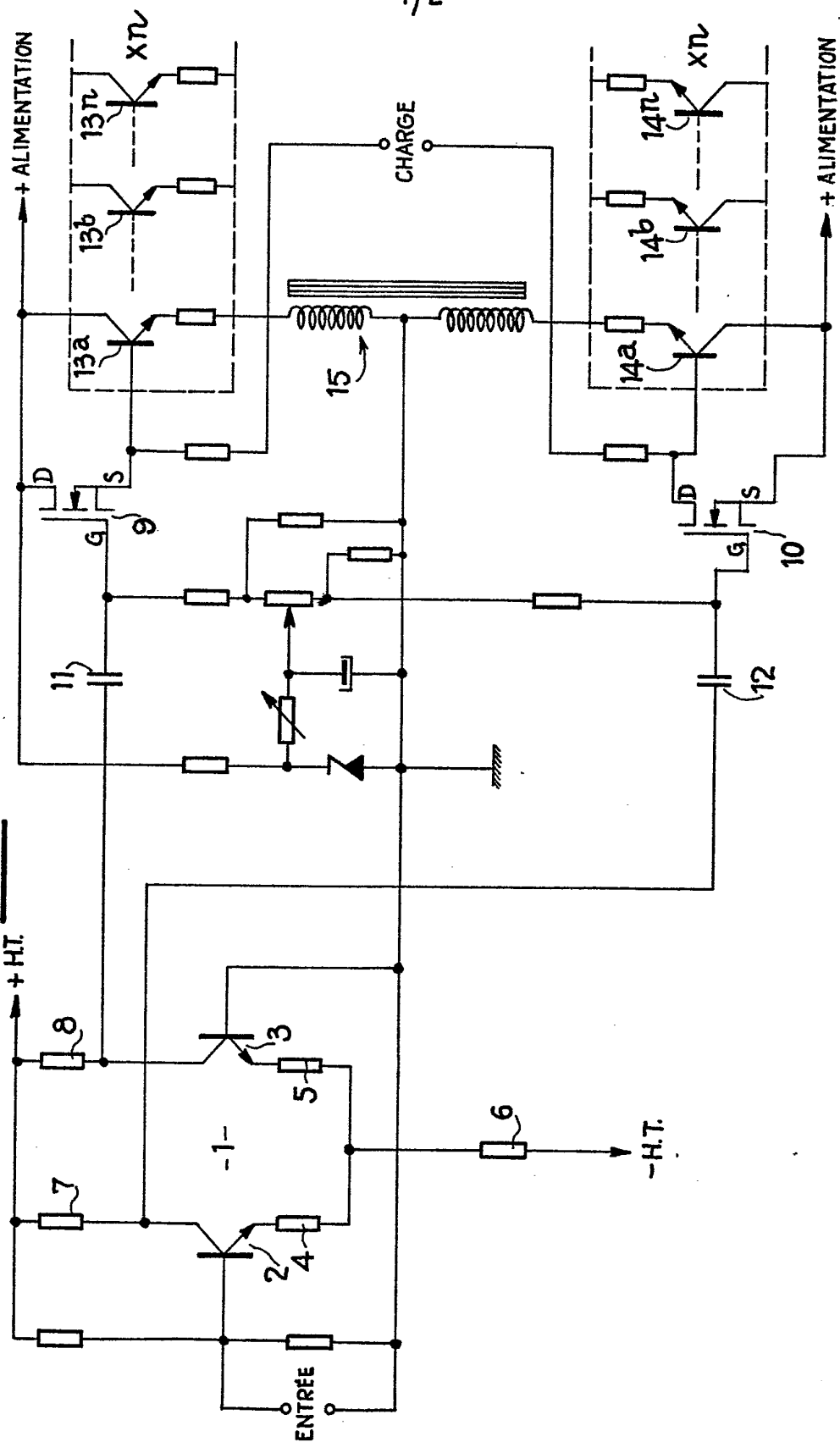


FIG. 2