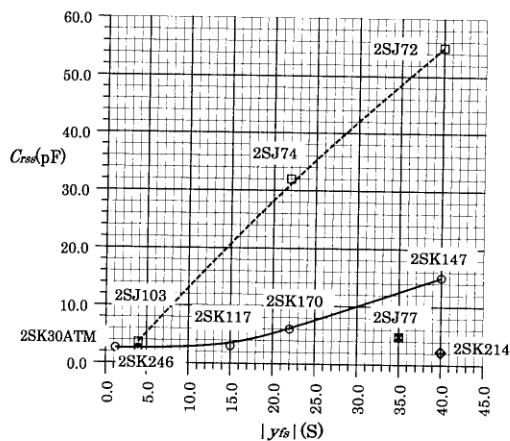
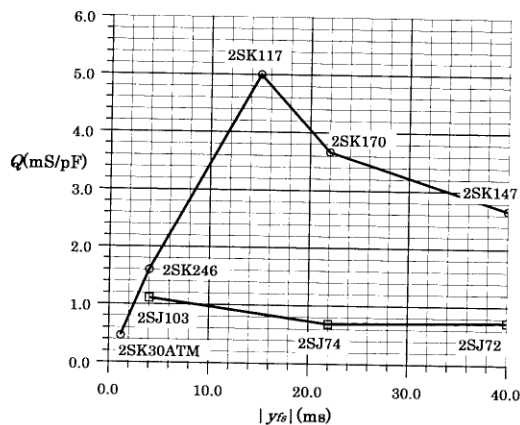




注：2SK246は $|Y_{fs}| - I_D$ 特性より標準値を求める

【図52】FETの $|y_{fs}|$ と C_{oss}



【図53】FETの $|y_{fs}|$ 対 Q

小さいが、それでも R_D が小さいほど f_c は高くなる。

では $|y_{fs}|$ の大きなFETを使えばどうなるだろう。同じ A_v を得るために必要な R_D の値は小さくなる。 $|y_{fs}|$ が10倍のFETなら R_D は1/10で良い。だから f_c は10倍高くなる。しかし本当にそうなるだろうか。

FETの $|y_{fs}|$ と帰還容量 C_{oss} の関係

図52は上巻にも出たジャンクションFETの $|y_{fs}|$ と帰還容量 C_{oss} の関係である。 $|y_{fs}|$ の大きなFETは C_{oss} も大きい。初段はカスコードアンプなので、 C_{oss} によるミラー効果は生じない。

しかし C_{oss} が大きいFETは入力容量も出力容量も大きい。信号源インピーダンス（プリアンプ出力インピーダンス、チャンネルフィルター出力インピーダンス）とアンプの入力容量によって生じる f_c が低くなる。だから C_{oss} が小さいFETほど高域特性は良好になる。

図52ではNチャンネルFETとPチャンネルFETでは特性がはっきりと分かれ、PチャンネルFETは圧倒的に C_{oss} が大きい。Nチャン

ネルFETと同じ $|y_{fs}|$ を得るためには大きな C_{oss} が生じてしまう。コンプリメンタリーとして発売されている2SK246/2SJ103、2SK170/2SJ74、2SK147/2SJ72の組合せは耐圧やドレイン損失が等しく、 $|y_{fs}|$ もほぼ等しいが、 C_{oss} は大幅に違う。高域特性に関してはコンプリメンタリーとは言えない。

さて、図52のNチャンネルFETに注目しよう。2SK117までは $|y_{fs}|$ が大きくなっても C_{oss} はほとんど増えず、2SK170から C_{oss} が緩やかに増加している。そこで少々見方を変えると面白い事実が判明する。

$|y_{fs}|$ と C_{oss} の比

$|y_{fs}|$ が大きいほどゲインの大きなアンプができる。 C_{oss} が小さいほど高域特性の優れたアンプができる。ならば、 $|y_{fs}|$ と C_{oss} の比を Q として、 Q 値でFETのクオリティが判断できるのではないか。この Q 値が多きいほど高域までゲインの高いアンプができることになる。

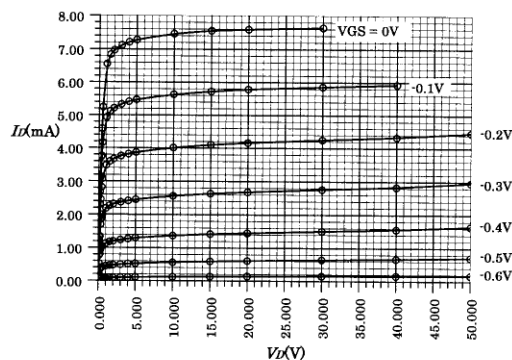
$$Q = \frac{|y_{fs}|}{C_{oss}}$$

図53はFETの $|y_{fs}|$ 対 Q の関係

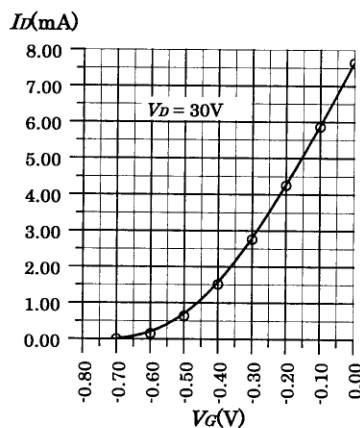
だ。極めて面白いこと、にここでもNチャンネルFETとPチャンネルFETがはっきりと分かれ、NチャンネルFETの Q 値が常高い。さらにNチャンネルFET中、2SK117が飛び抜けて大きな Q 値を示している。コンプリメンタリーの相手のないFETだが特性は優れている。しかし完全対称アンプはコンプリメンタリーFETを必要としない。優れたデバイスを単独で使える。

ところで長年愛用してきた2SK30ATMの Q 値は0.5mS/pFとPチャンネルの Q 値よりも劣っている。デバイスとしてのクオリティは低いだが、音が良いという理由を解明しなければならない。ただしアンプの高域特性を制限する原因になっていることだけは確かだ。

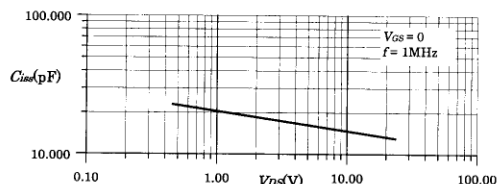
高域特性を拡大するためには2SK117が有利である。2SK30ATMと $|y_{fs}|$ を比較すると、2SK30ATMは1.2mSで、2SK117は15.0mS。その比は何と12.5倍。だから R_D は1/12.5の1.44kΩ ~ 2.88kΩで同じ A_v になる。これで2段目入力部の f_c は12.5倍高くなる。



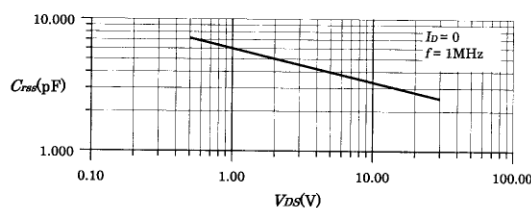
〔図54〕2SK117の V_{DS} 対 I_D 特性



〔図55〕2SK117の V_{GS} 対 I_D 特性



〔図56〕2SK117の V_{DS} 対 C_{iss} 特性



〔図57〕2SK117の V_{DS} 対 C_{oss} 特性

2SK117の V_{DS} 対 I_D 特性

図54は2SK117の V_{DS} 対 I_D 特性である。定電流領域が広く、各特性間の平行度が良く、優れた特性だ。

図55は図54の特性から $V_D = 30V$ （一定）の条件でゲート・ソース間電圧 V_{GS} 対 I_D の関係をプロットした V_{GS} 対 I_D 特性だ。FETの入力対出力の関係を示す重要な特性だ。このカーブの接線の傾きがまさに $|y_{fs}|$ である。 I_D が大きいほど、 $|y_{fs}|$ は大きくなる。カタログデータは I_D が最大時（ I_{DSS} ）の値を示す。図52の $|y_{fs}|$ も $I_D = I_{DSS}$ の $|y_{fs}|$ だ。

実際のアンプでは、信号によって I_D が変化する。その変化範囲を最大にするために、無信号時の I_D を I_{DSS} の1/2に設定する。2SK117に最も I_{DSS} の大きなBLランクを使い、バラツキも考慮して、 I_D を3.5mAに設定する。従って、 $|y_{fs}|$ が図52のデータより小さくなるので、 R_D を5.6k Ω にする。

初段FETの耐圧

2SK117のドレイン・ゲート間耐圧は50Vである。しかし実際にはドレイン・ゲート間に25V以上かけるとゲートリーク電流 I_G が急増する。この I_G が Tr_1 のゲート抵抗750k Ω や信号源内部抵抗に流れてDC電圧が生じ、それがアンプで増幅されてオフセット電圧が発生する。 I_G が多く、耐圧一杯の電圧がかけられないのは2SK117に限らない。耐圧が40Vの2SK170では20V以上かけられない。耐圧ぎりぎりまで高電圧をかけられるのは、2SK30ATMと2SK246のような $|y_{fs}|$ の小さなFETに限られる。

2SK117の電極間容量

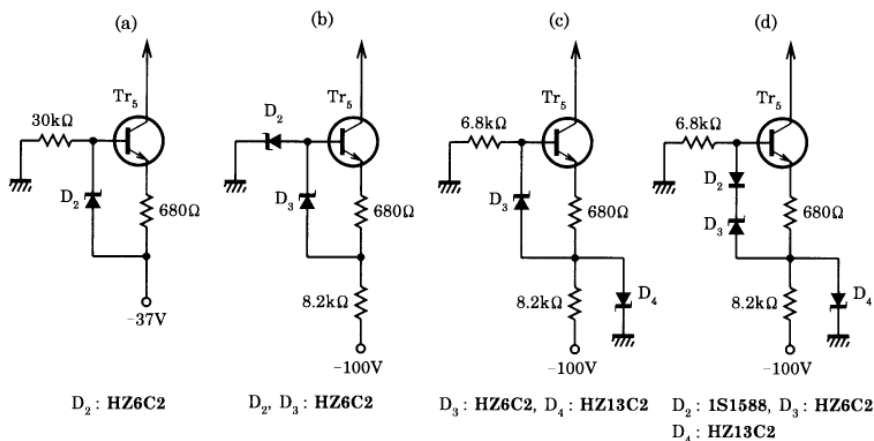
FETの電極間容量は電圧によって変化する。図56は2SK117の V_{DS} 対 C_{iss} 特性である。また図57はドレインゲート間電圧 V_{DG} 対

C_{rss} 特性である。 C_{iss} は V_{DS} が高い程は小さくなり、 C_{rss} も V_{DG} が高い程小さくなる。 Q 値が高い2SK117の特徴を活かすには、 C_{iss} や C_{rss} が小さくなるように I_G が多くならない範囲で、 V_{DS} と V_{DG} を高く設定する。 V_{DG} の最適値は15V～18Vだろう。 I_D は3.5mA。この状態でカスコードアンプ Tr_3 、 Tr_4 のコレクター負荷抵抗 R_C を5.6k Ω にすると、コレクター・エミッター間電圧 V_{CE} は56Vになる。コレクター損失 P_C は196mWになるが、最大 P_C が300mWの2SC1775Aが使える。カスコード用Trによっても音が変わるので、2SC1775Aが使えるのはありがたい。

オフセット調整ボリューム

オフセット調整ボリューム VR_1 によって差動アンプに電流帰還がかかる。この値が大きいほど帰還

[図58] 初段定電流回路



量も多くなり、 A_v が小さくなる。**2SK117**の大きな $|y_{fs}|$ を活かすには VR_1 の値をあまり大きくしたくない。また VR_1 の値が大きいと、回転角による抵抗値の変化量が多く、調整し難くなる。

一方 VR_1 の値によって音が変わり、小さいと元気の良い音、大きいと雰囲気感のある音になる。ヒアリングの結果50Ωにした。

初段定電流回路

一般にアンプは商用電源から整流回路で作ったDC電源で動作する。その電源電圧は1次AC電圧の変動、負荷電流の変化等で絶えず変動する。不規則なパルス性ノイズや高周波ノイズも含まれる。これらの電源変動でアンプの動作が影響される。それを防ぐ正攻法はレギュレーターで安定化した電圧でアンプを動作させることだ。

しかしレギュレーターにはエネルギーロスが避けられない。特に電流の多いパワーアンプで電圧ロスのため、最大出力電力が低下する。レギュレーターの特長や使用デバイスによっても音が変わる。

現代DCアンプでは真空管イコライザーアンプを除いてレギュレーターを使わない。アンプの電源変動除去率が極限まで追求されて

いるからだ。

電源変動除去率は大部分初段で決まる。初段の動作点変動が2段目以降で増幅されて出力されるからだ。+電源変動はカスコードアンプで防げる。初段差動アンプの V_{DS} を一定に保てるからだ。

—電源変動の除去効果は定電流回路の安定度で決まる。その安定度はパラレルレギュレーターの(図58a)の R_R と D)電源変動除去効果で決まる。 R_R が大きいほど、また D の動作抵抗 r_D が小さい程除去効果は大きくなる。ところがこの2つの条件は両立し難いことだ。 R_R を大きくすると D の電流が減り、 r_D が大きくなるからだ。実際には r_D があまり大きくならない範囲で R_R を大きくしている。 r_D の電流は1mA前後に設定している。この回路は-100V電源が-37Vまでの比較的低い場合に適している。

-100V電源では Tr_5 の I_c を7mAにした場合、コレクター損失 P_c は658mWになり、**2SC1775A**では定格オーバーになる。**2SC1775A**と同特性の**2SD756**(600mW)でも定格オーバーだ。温度による I_c の変動率を少なくするためにも P_c はできるだけ小さく抑えたい。

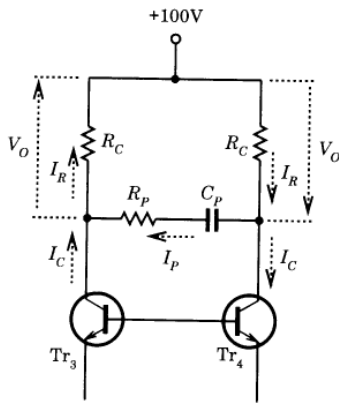
そこで図58bのように D_2 、 D_3 で

Tr_5 を動作させ、 V_{CE} を6V以内にすると。これなら P_c は42mWになる。この回路は高電圧で動作させる定電流特性によく使われた。ところがシリーズ抵抗には D_2 、 D_3 の電流と I_c が流れるので、抵抗値を小さくしなければならず、電源変動除去効果が少なくなる。

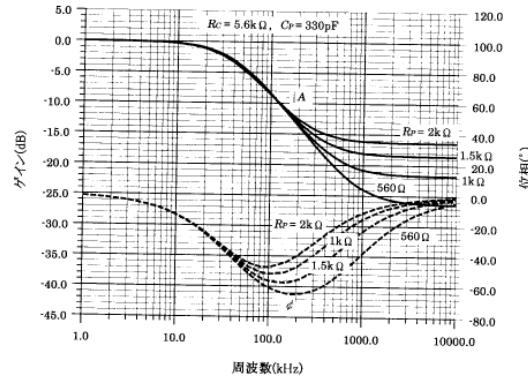
今回から登場する最新回路では2重レギュレーターを使って除去効果を高めている(図58c)。 R_R と D_4 によるパラレルレギュレーターで安定化した電圧で定電流回路を動作させる。その定電流回路は R_Q と D_3 によるパラレルレギュレーターで動作する。

この回路も温度が高くなると Tr_5 の温度特性のため、 I_c が多少増加する。 I_c の増加は差動アンプの I_D を増加させ、出力段の I_o を増加させる効果がある。出力段はサーミスターで温度補償されているとはいえ、 I_o の温度変化が少ないほど I_o の安定度は高い。そこで Tr_5 の温度補償をするため、図58dのように D_2 を追加し、 Tr_5 の V_{BE} の温度特性を保証する。もちろん D_2 は Tr_5 に熱結合する。

実は図58bの回路に Tr_5 の温度補償ダイオードを追加したところ、そのわずかな動作抵抗のため、電源変動除去率がやや小さくなる



[図59] ステップ型位相補正回路



[図60] ステップ型位相補正回路の周波数特性、位相特性

現象が発見された。その解決策として図58dの回路が生まれたのだ。この回路はシンプルだが電源変動除去効果でも温度安定度でも最強の定電流回路になるだろう。

位相補正

NFBを安定化するための位相補正は初段差動アンプの出力側、カスコードアンプTr3、Tr4のコレクター間にあるステップ型位相補正で行う。この型の位相補正は真空管パワーアンプやプリアンプでも共通なので、その周波数特性と位相特性を求めておこう。

図59の回路でRp、Cpがステップ型の位相補正回路である。この回路の入力信号はTr3、Tr4のコレクター電流Icだ。これらは互いに等振幅、逆位相に流れる。出力信号はコレクター抵抗Rcに生じる出力電圧Voである。Rcに流れる電流IRは

$$I_R = \frac{V_o}{R_c}$$

Rp、Cpのシリーズ素子に流れる電流Ipは角周波数をωとして、

$$I_p = \frac{2V_o}{R_p + \frac{1}{j\omega C_p}}$$

ただしj=√-1は虚数単位である。

IcはIRとIpの和になるので、

$$I_c = I_R + I_p$$

$$I_c = \frac{V_o}{R_c} + \frac{2V_o}{R_p + \frac{1}{j\omega C_p}}$$

$$= V_o \left[\frac{1}{R_c} + \frac{2}{R_p + \frac{1}{j\omega C_p}} \right]$$

これよりVoは

$$V_o = \frac{I_c}{\frac{1}{R_c} + \frac{2}{R_p + \frac{1}{j\omega C_p}}}$$

$$\begin{aligned} & \frac{I_c}{\frac{1}{R_c} + \frac{2j\omega C_p R_p}{1 + j\omega C_p R_p}} \\ &= \frac{1 + j\omega C_p R_p}{1 + j\omega C_p (R_p + 2R_c)} R_c I_c \end{aligned}$$

中低域ではIpをゼロと見なすと、Voは単純にRcIcになる。そこで中低域のVoに対する相対的なゲインをAとすれば、

$$A = \frac{V_o}{R_c I_c} = \frac{1 + j\omega C_p R_p}{1 + j\omega C_p (R_p + 2R_c)}$$

ここで周波数をfとして、

$$\omega = 2\pi f$$

$$\frac{1}{C_p R_p} = f_1$$

$$\frac{1}{C_p (R_p + 2R_c)} = f_2$$

とおくと

$$A = \frac{1 + j \frac{f}{f_1}}{1 + j \frac{f}{f_2}}$$

となる。

Aは

$$A_1 = 1 + \frac{1}{j \frac{f}{f_1}}$$

$$A_2 = 1 + \frac{1}{j \frac{f}{f_2}}$$

の特性を合成して求めることができる。A1、A2は上巻のチャンネルフィルターに出てきたLPFの特性である。ゲインの大きさをdBで表示してA2とA1の差を取るとAの大きさが出る。またA2とA1の位相特性の差を取るとAの位相特性になる。

ステップの高さΔAは

$$\Delta A = \frac{R_p + 2R_c}{R_p} = \frac{f_2}{f_1}$$

となる。

図60はこうして求めたAの周波数特性と位相特性である。Rc=5.6kΩ、Cp=330pFとして、Rp=560Ω、1kΩ、1.5kΩ、2kΩについてグラフ化してある。Cpを変えた特性は図60の特性を周波数軸に平行に移動すればよい。移動量はCpに反比例する。例えば

C_p が $1/2$ なら f_1 , f_2 を2倍高くすればよい。

A の大きさは中低域でフラットな特性が、 f_2 より下降を始め、 f_1 でフラットに戻る。中低域で 0° の位相が f_2 から遅れ、 f_1 で再び 0° に戻る。ステップ型は高域で位相が 0° に戻るのが特徴だ。位相変移が少ない割にゲインを下げるので、NFBの安定化に効果がある。単なるLPFでは高域でゲインが下降すると同時に位相も遅れも大きくなる。

R_p , C_p の最適値は方形波応答をオシロで観測して決定する。オーバーシュートがない状態で、波形が最もシャープになる値が電気的最適値になる。本機では $R_p=1.5k\Omega$, $C_p=120pF$ のとき、応答波形が最もシャープになる。

最終的にはヒアリングテストで最適値を決める。聴感上の最適値は電気的最適値より、 C_p が2~3倍になることが多い。 C_p が小さいとやや細身で、シャープだがドライな音になる。 C_p の最適値ではしっとりとした上品な音になり、しかも音楽的に芯の強い、表現力豊かでエネルギーに満ちた音になる。広帯域に分散したエネルギーをオーディオ帯域に集中させる感じがする。もちろん超広帯域、超高分解能な音には変わらない。

2段目差動アンプ

初段差動アンプに大きな A_v を設定してあるので、2段目差動アンプでは A_v は大きくする必要がある。むしろ大き過ぎるとアンプ全体のオープンゲインが過大になる。2段目差動アンプの働きは初段の電流出力を受け取り、出力段の入力部であるゲート・ソース間抵抗 R_g に電流を伝達し、ドライ

ブ電圧を発生させることにある。電流を伝達するだけのシンプルな動作でよい。

そこで、PチャンネルMOS-FET **2SJ77**のソースに抵抗 680Ω を入れ、電流帰還をかけて A_v を小さくすると同時に出力インピーダンスを高くして、電流源の働きをさせてある。

図61は電流帰還をかけた**2SJ77**の入力電圧 V_i 対 I_D 特性である。**2SJ77**は定電流特性のよいFETではないが、電流帰還によって見事な定電流特性になっている。 $-20V$ 以上の V_{DS} 領域で使う限り、理想的電流源としての働きをする。

大電流型 MOS-FETの温度補償

初期のゲルマニウムTrパワーアンプはよく故障した。特別悪い使い方をしなくても、いつの間にか壊れるケースもあった。原因はパワーTrの熱暴走。ゲルマニウムTrは後のシリコンTrに比較して(ゲルマニウム原子の性質上)温度に敏感なこと、許容コレクター損失が小さいこと、温度補償技術が確立されていなかったことが主な原因だった。この頃、温度補償にはサーミスター(温度係数が負の抵抗体)がよく使われた。

そして今、巨大な正の温度係数を持ったUHC MOS-FETの出現で、再びパワーアンプの温度補償が問題になる。これが不完全なアンプでは、熱暴走により、パワーデバイスが絶命し、しかもスピーカーまで道連れになるケースもあるから恐ろしい。

UHC MOS-FET温度補償の特効薬は、何と30年前に活躍したサーミスターである。まさに歴史は繰り返す。

温度補償方法

無信号時のドレイン電流、すなわちアイドリング電流 I_D を安定化するには、2つの方法がある。1つは電気的NFB。そしてもう1つは熱的NFBである。電気的NFBではDC成分と共に信号成分まで帰還されるので、見かけ上の電気的特性(デバイスそのものの特性ではなく)が変化する。

熱的NFBでは、電気的特性は変化しない。しかし熱の伝達経路、伝達速度、そして温度補償の効果が問題になる。パワーアンプでは通常、2種類のNFBを併用する。

電流帰還

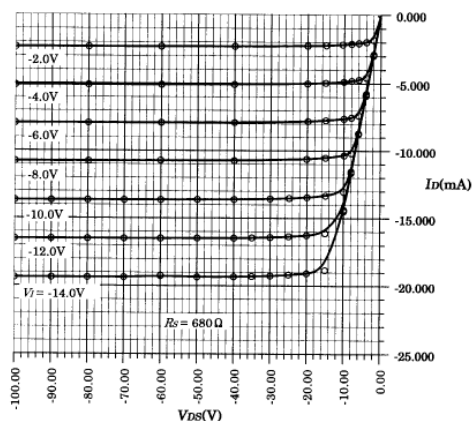
電気的NFBの最もシンプルかつ効果的な方法は出力段に電流帰還をかけることだ。図19で電流帰還の動作を考えよう。この場合、電圧増幅段は熱的安定度が高く、周囲温度等の変化に対する動作電流の変化は無視できるとしよう。実際、電圧増幅段の出力電流の温度係数は、大電流型MOS-FETに比較して桁違いに小さく、出力段の動作を論じるときには無視することができる。したがって出力段の無信号時DC入力電圧 V_i は一定とする。

FETは V_{GS} によって I_D がコントロールされるデバイスだ。いま何らかの原因で、 I_D が増えた場合、ソース抵抗 R_s に生じる電圧 $R_s I_D$ が増加する。

$$V_{GS} = V_i - R_s I_D$$

なので、 V_{GS} が減少し、 I_D の増加を抑える働きをする。 I_D が減少した時は V_{GS} が増加し、 I_D の変化を抑える。 R_s が大きいほど、安定化の効果はど大きくなる。

図22で見たように電流帰還によって出力段のゲインも変化する。安定化を重視して R_s を大き



〔図61〕 2SJ77（電流帰還）の V_{gs} 対 I_D 特性

くすると、ゲインも小さくなり、せっかくの大電流型MOS-FETの特徴が活かせるなくなる。

R_S には 0.1Ω を使う。たった 0.1Ω でも I_D の温度係数は格段に小さくなる。

熱的NFB

図51のパワーアンプから出力段を取り出したのが図62である。この図で熱的NFBによる I_O の温度補償について考えよう。電圧増幅段はその出力インピーダンスが極めて高く、電流出力アンプとして動作する。電流を受け取る側の電圧や入力インピーダンスに関係なく、入力信号に対応する出力電流を流出する。その無信号時の出力電流を I_V とする。 I_V は周囲温度の変化等に影響されない一定の電流である。

I_V は出力段のゲート・ソース間抵抗 R_G に流れて、出力段のバイアス電圧 V_G を発生する。

$$V_G = R_G I_V$$

I_O を決定するのは V_G である。 I_O を温度に関係なく一定にするには、出力FETの温度を検出し、その温度に対応して V_G をコントロールすればよい。温度が高くなれば

V_G を減少させ、温度が低くなれば V_G を増加させればよい。

I_V は一定だから R_G に負の温度係数の抵抗を使えばよい。負の温度係数を持った抵抗、それはサーミスターThに他ならない。

図62ではThにはパラレル抵抗 R_P を接続し、これらの合成抵抗に固定抵抗 R_F 、 820Ω をシリーズに接続してある。

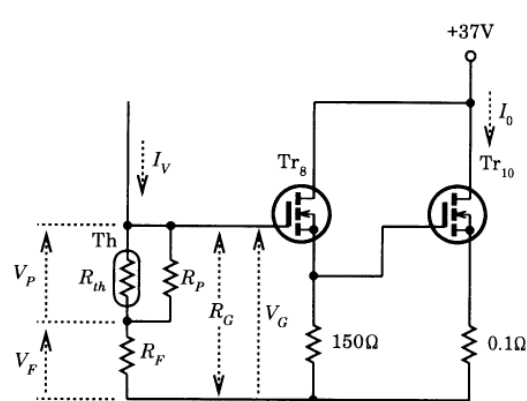
V_G は合成抵抗に生じる電圧 V_P と R_F に生じる電圧 V_F の和になる。

$$V_G = V_P + V_F$$

V_P は温度に影響されない一定値であり、 V_P によって V_G が変化する。

図63はDCパワーアンプの温度補償によく使うTh、石塚電子200D5Aの温度対抵抗特性の実測特性である。同図には $R_P=220\Omega$ 及び 330Ω の合成抵抗値もプロットしてある。

200D5Aは温度が 0.0°C から 90.0°C まで変化する間に抵抗値 R_{Th} が 396.0Ω から 32.8Ω に変化する。 R_{Th} の温度に対する変化率は一定ではなく、温度が高くなるほど変化率は小さくなる。 0.0°C から 90.0°C 間の平均温度係数は $-4.04^\circ\text{C}/\Omega$ だ。



〔図62〕 出力段の温度補償

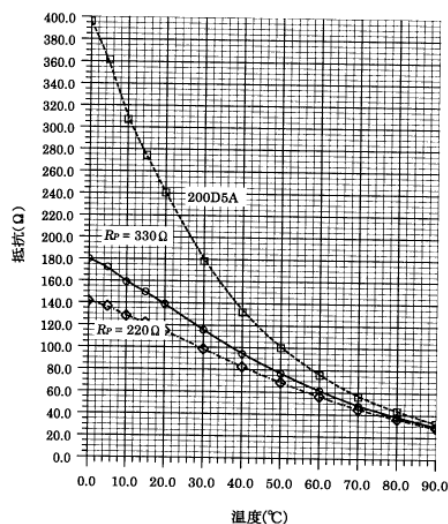
200D5Aに R_P をパラ接続すると抵抗変化率は小さくなるが、変化特性けこう直線的になる。

I_V の設定値は I_O によって多少異なるが、 2.5mA 前後である。合成抵抗に 2.5mA の I_V を流したとき、 V_G の温度特性は図64のようになる。 V_P は 0.3V 前後の小さな電圧で、その温度係数は $-4.04\text{mV}/^\circ\text{C}$ ($R_P=330\Omega$)または $-3.14\text{mV}/^\circ\text{C}$ ($R_P=220\Omega$)である。意外に小さな温度係数で I_O の温度補償が機能する。

Thによる温度補償のメリットは V_P の割には大きな温度係数が得られることだ。この値は I_V に比例し、 I_V を大きくすると温度係数が大きくなる。また R_P によっても温度係数を変化できる。

シリコンダイオードの温度係数は $-2.0\text{mV}/^\circ\text{C}$ ～ $-2.5\text{mV}/^\circ\text{C}$ で順方向電圧は 0.6V だ。1V当たりの温度係数は $-3.3\text{mV}/^\circ\text{C}$ ～ $-4.2\text{mV}/^\circ\text{C}$ と小さく、しかも動作電流で変化することはできない。

温度補償では温度検出するデバイスと補償されるデバイスとが同一温度でなければならない。そこでThをUHC MOS-FETに熱結合する。UHC MOS-FETの I_O が増加して温度が高くなると、 R_{Th} が減少し、 V_P が減少する。すると



〔図63〕サーミスターの温度特性

V_G が減少し I_O が減少する。この動きは I_O の変化を補償する働きだ。 I_O が減少したときは、逆の変化が起こり、 I_O をもとに戻す働きをする。Thは温度の検出と V_G のコントロールの働きを同時にする。

面白いのはUHC MOS-FETからThの熱伝導に要する時間である。この時間が長過ぎると温度補償に大きな時間遅れが生じる。いつも過去の温度を検出して、それに対応する V_G を発生する。極端な場合は I_O が増えたり減ったり振動する。

熱伝導の時間が短すぎると、信号による出力段 I_D の平均値に追従して V_G が変化する。出力振幅が大きいときには V_G を減らして I_D を減らすというコンプレッサー現象が起こる。

熱伝導の適度な時間遅れは、ゆっくりした温度変化と、速く変化する信号成分を区別する重要な働きをしているのだ。

P_Oリミッター

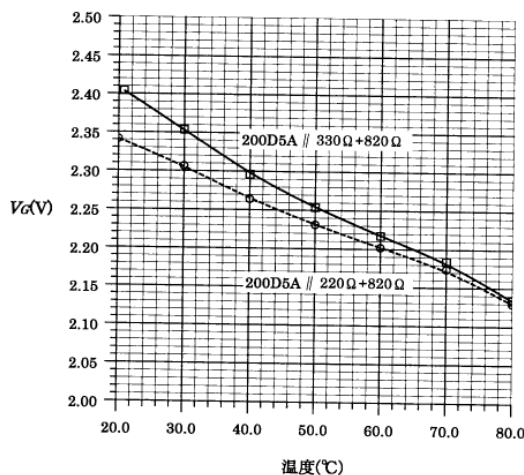
パワーアンプの出力端子がショートされても、信号が入力されな

ければ問題ない。しかし出力端子ショート時に大きな信号が入ると、出力段のパワーデバイスの損失が規格をオーバーして、破壊する可能性が出る。そこで出力段デバイスの保護機能が必要になる。半導体パワーアンプには必要な機能である。

DCアンプでは出力段の V_{DS} と I_D を検出して、これらが設定値をオーバーした場合には出力段のドライブ電圧である V_G を下げて I_D を制限する。 V_{DS} と I_D の積すなわちドレイン損失 P_D に対応する電流制限型の保護回路なので、 P_D リミッターと呼ぶことにする。

電源電圧が $\pm 37V$ の出力段では V_{DS} と I_D の制限条件は図65のようになる。出力電圧 $V_O = 0V$ の時は、 $V_{DS} = 37V$ なり、 I_D のリミット値 I_M は負荷インピーダンス R_L によって、異なる値になる。 R_L が低ければ、 I_M を大きく設定しなければならないからだ。

図65には $R_L = 6.2\Omega$ 、 3.7Ω 、 1.85Ω の特性を示してあるが、これらはスピーカーインピーダンスがそれぞれ 8Ω 、 4Ω 、 2Ω に対



〔図64〕 V_G の温度特性

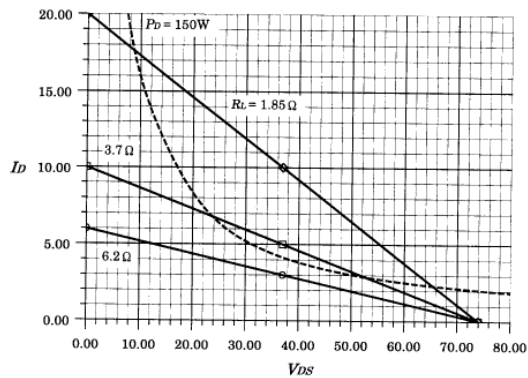
応する。スピーカーインピーダンスは公称インピーダンスより低くなることがあるからだ。

$V_{DS} = 74V$ では I_M は $0A$ 、 $V_{DS} = 0V$ では $V_O = 0V$ における I_M の2倍になる。

図中の波線は2SK2545の許容ドレイン損失 $150W$ のラインである。 $R_L = 6.2\Omega$ では許容ライン内にリミット値が入っている。しかし $R_L = 3.72\Omega$ では $V_{DS} = 22V \sim 52V$ 、 $R_L = 1.85\Omega$ では $V_{DS} = 10V \sim 66V$ の範囲でリミット値が許容損失をオーバーしている。はたして大丈夫だろうか？

しかし心配はいらない。 $P_D = 150W$ の許容損失はDC値に対する値である。図66は $R_L = 2\Omega$ における最大出力時の V_{DS} 、 I_D 、 P_D の波形である。出力段はB級動作で $I_O = 0A$ とし、電源電圧は一定で($V_{DD} = \pm 37V$)、出力FETのソース抵抗 0.1Ω とMFBコントロールの電流検出抵抗によるロスを無視している。無信号時の動作点は $V_{DS} = 37V$ 、 $I_D = 0A$ である。

V_{DS} は $37V$ を中心に $0V$ から $74V$ の範囲で変化する。 I_D はB級動作のため半周期だけ流れ、そのピーク値 I_{Dmax} は $18.5A$ だ。残りの半周



【図65】 P_D リミッターの V_{DS} 対 I_D

期はカットオフ状態になる。
最大出力電力 P_o は

$$P_o = \frac{R_L I_{Dmax}^2}{2} = \frac{2 \times 18.5^2}{2} W_{RMS}$$

$$= 343 W_{RMS}$$

実際は V_{DS} の降下や抵抗によるロスのため、 $P_{o,max}$ は小さくなる。

P_D は V_{DS} と I_D の積として求める事ができるが、この波形が実に面白い。 I_D のカットオフ期間中は0だが、 I_D がオンの期間中に2度171Wのピーク値が生じる。この値は150Wの許容損失を超えているが、許容損失を超える時間は0.12msという短い時間である。この状態は許容損失が100WのUHC MOS-FETでも図5から安全であり、周波数が10Hzでも許容損失を超える時間は12msなので、安全なことがわかる。

P_D の平均値 $\overline{P_D}$ は波形を時間的に積分して得られるが、その値はたったの46.5W。2個分でも93.0Wだ。理想的な条件と云え、B級アンプの効率の良さがうかがえる。

図67の出力段で P_D リミッターは次のように設定する。Tr₁₂ は I_D と V_{DS} を検出すると同時に P_D がリミット値をオーバーしたときには、 V_G を下げて I_D を制限する働きをする。Tr はベースエミッター

間電圧 V_{BE} が0.6V以下ではベース電流 I_B がカットオフし、コレクター電流 I_C も流れないオフ状態だ。

V_{BE} が0.6V以上になると I_B が流れ、 I_C も流れてオン状態になる。 I_B は入力電圧増幅段で決まっているので、 R_G に流れる電流が減り、 V_G が下がり、 I_D を減少させる。

I_D は出力FETの電流帰還抵抗 $R_S = 0.1 \Omega$ に生じる電圧 V_S で検出する。 $I_D = 6A$ なら V_S は0.6Vになるので、検出Trはオンになり、制限状態に入る。 I_M をもっと大きく設定するには、 V_S を抵抗 R_1 、 R_2 、 R_3 で分圧してからTrに入力する。実際にはこの条件が成り立つので、 I_M は次のようになる。

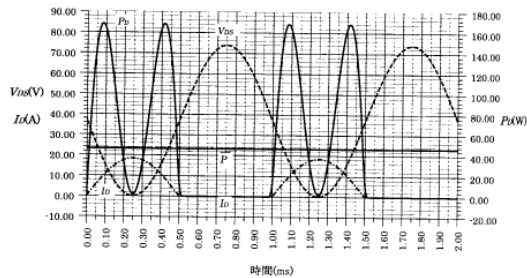
$$I_M = \frac{R_1 + R_2}{R_2} \times 6A$$

この値は R_3 からの検出電圧が0Vの場合になる。 V_{DS} は R_3 と R_1 、 R_2 の並列合成抵抗で V_{DS} を分圧してTrで検出する。 V_{DS} のリミット値 V_M は

$$V_M = \frac{\frac{R_1 R_2}{R_1 + R_2} + R_3}{\frac{R_1 R_2}{R_1 + R_2}} \times 0.6V$$

$$= \left[1 + \frac{R_3}{R_1} + \frac{R_3}{R_2} \right] \times 0.6V$$

V_M 、 I_M から次の順に R_1 、 R_2 、 R_3 を決定する。



【図66】 最大出力時の V_{DS} 、 I_D 、 P_D 波形

まず I_M の最大値、つまり $V_{DS} = 0$ の時の I_M から R_1 、 R_2 を求める。 $R_2 = 1k \Omega$ とすると、

$$R_1 = \left[\frac{I_M}{6A} - 1 \right] R_2$$

$$R_1 = \left[\frac{I_M}{6A} - 1 \right] \times 1k \Omega$$

次に $I_D = 0A$ の時の V_{DS} (電源電圧の2倍の電圧) を V_M として、 R_3 を求める。

$$R_3 = \left[\frac{V_M}{0.6V} - 1 - \frac{R_2}{R_1} \right] R_2$$

$$= \left[\frac{V_M}{0.6V} - 1 - \frac{R_2}{R_1} \right] \times 1k \Omega$$

$R_L = 6.2 \Omega$ の場合は $I_D = 6A$ なので、 R_2 を使用せず、 $R_1 = 510 \Omega$ として、 R_3 を求める。

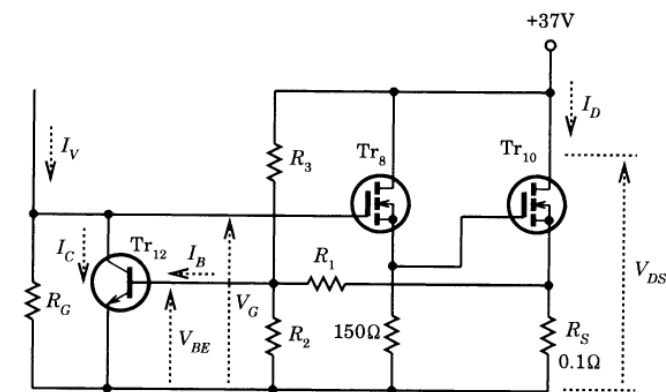
モーショナルフィードバック

モーショナルフィードバック(MFB)、この魅力的な響きを持つ方式は、電気的なネガティブフィードバック(NFB)系にスピーカーなどの振動系を取り込み、これらを強制的に制御するテクニックだ。

振動系には振動状態を検出するコイルなどのセンサーをつける。これで検出された信号をアンプの入力にフィードバックする(図68)。アンプは入力信号とフィードバック信号が等しくなるように

動作する。だから入力信号と振動系の振動状態が等しくなるはずだ。

MFBはオーディオ機器の中で最も固有の癖を持つ振動系をフィードバックの中に入れて、これを積極的に制御しようというテクニックだ。レコードのカッターヘッドのように鋭い共振特性を持つ振動系では、MFBの助けなしには実用にならない。



〔図67〕 P_o リミッターの抵抗値

MFBの問題点

MFBをスピーカーに応用すればスピーカー固有の癖が少なくなり、情報量の多い再生音が得られるはずだ。しかし盛んに研究された時期があったものの、一般には普及していない。なぜだろう。

振動系には検出コイルなどが付属したMFB専用のスピーカーが必要だ。このセンサーの付加質量によって振動系本来の動きが鈍くなる。センサー取り付け部で共振が起こることもある。センサーを小型化し質量を少なくすると検出感度が悪くなる。その分アンプに高いゲインが必要になる。

NFBループには、電気系に比較してはるかに応答速度の遅い機械系が入る。その時間遅れによりフィードバックが不安定になりやすい。安定度を確保するために帰還量を少なくするとMFBの効果が少なくなる。深いMFBを安定にかけるには高度なテクニックが必要だ。

パワーアンプとスピーカーを常に一体化して使わなければならず、アンプとスピーカーの種々の組み合わせで使用するという汎用性に欠ける。

スピーカーの逆起電力

MFB用の特殊なスピーカーを

使わずに、もっと簡単にMFBが利用できないものか。MFBとはスピーカーの振動状態に対応したNFBをかけることである。

スピーカーの振動速度なら、センサーがなくても検出する方法がある。ボイスコイルは磁場の中で振動するから、電磁誘導の法則により、振動速度に比例する起電力が発生する。これはスピーカーの駆動電圧とは逆位相のため逆起電力とも呼ばれる。

駆動電圧と逆起電力を分離することは難しい。同一コイルに発生する電圧だからである。しかし逆起電力が大きいと電流が流れ難くなる。同一駆動電圧に対して電流が流れにくいのでインピーダンスが高くなる。だからスピーカーのインピーダンス特性は振動系の振動速度を表していると考えて良い。

スピーカーのインピーダンス特性

図69はシングルコーンスピーカーALTEC 755Eのインピーダンス特性である。最低インピーダンスは7.9Ωだが、 f_0 （低域共振周波数=59Hz）ではインピーダンスが39Ωに上昇する。 f_0 は振動系の等価質量（コーン+空気の付

加質量）と等価コンプライアンス（エッジ+ダンパーとエンクロージャ内の空気のコンプライアンス）による共振周波数である。

f_0 ではコーンの振動速度が最大になり、ボイスコイルに発生する逆起電力が最大になる。コイルに最も電流が流れ難くなるので、インピーダンスが最大になる。

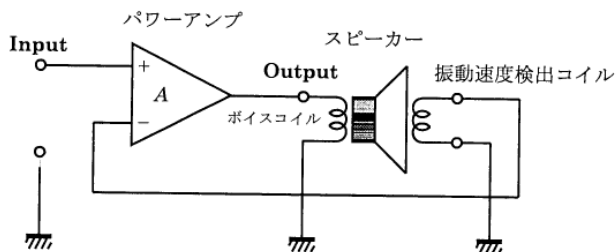
なお1kHz以上の周波数でインピーダンスが周波数に比例して上昇するが、これはボイスコイルのインダクタンスによる効果であり、振動速度とは直接関係ない。

完全対称アンプとNFB量

完全対称アンプの出力段はソース接地動作である。アンプの出力インピーダンス Z_o は、無帰還時には図69のようにスピーカーのインピーダンス（負荷インピーダンス） Z_L に対して高い値を示す。アンプの出力電流 I_o が Z_L に無関係な電流出力アンプの動作をする。

一方NFBをかけると Z_o は激減し、アンプの出力電圧 V_o が Z_L に無関係な電圧出力アンプの動作に変わる。同一アンプがNFBにより電流出力アンプから電圧出力アンプに変化する。

Aは図70のように Z_L に比例する。クロードゲイン A_{NF} は Z_L に



【図68】 MFB

無関係な一定値である。その結果、2つのゲイン差つまりNFB量は Z_L とそっくりな特性になる。

完全対称アンプではNFB量がスピーカーの Z_L に比例する。つまり振動系の振動速度に比例したNFB量がかかることになる。

従来の半導体パワーアンプの出力段は、100%電圧帰還がかかったエミッターフォロワーかソースフォロワーである。無帰還時の出力インピーダンスが低く、電圧出力アンプの動作をする。したがってNFB量は周波数に関係ない一定値になる。

完全対称アンプは Z_L 特性（振動特性）に対応したNFB量がかかるという点で従来のパワーアンプとは性格が異なる。振動速度に対応したNFBなので、速度型MFB（モーショナルフィードバック）と解釈できる。

完全対称アンプが他のDCアンプでは得られ難いスピーカードライブ力を発揮するのはこのMFB効果によると考えて良いだろう。

MFBコントロール

NFBによって音が変わる。だからNFB量には最適値がある。同様にMFB量にも最適値があるだろう。何事にも最適値があることはオーディオでもよく経験することだ。ではそのMFB量を自在にコントロールできないのか。

その悩みは図70を見ていると

自然に解ける。帰還時の Z_o が極めて低ければ、 A_{NF} が完全にフラットになる。この状態ではNFB量の特性が Z_L 特性と一致し、MFB量が最大になる。

逆に帰還時の Z_o が高ければ A_{NF} の特性も Z_L と一致する。NFB量が周波数に関係ない一定値になり、MFB量がゼロになる。

だからMFB量を変えるには帰還時の Z_o を変えれば良い。しかし他の特性まで変化しただけでは純粹にMFB量をコントロールしたことにはならない。

パワーアンプの特性変化

パワーアンプの特性には出力電力対歪率特性、ゲインの周波数特性、出力インピーダンスの周波数特性などがある。これらの特性は相互に関連があり、どれか一つの特性を変化させると他の特性も同時に変化する。例えばNFB量を増やして A_{NF} を小さくしたとしよう。NFB量が増えれば歪みが減り、同時に Z_o が低くなる。歪みも Z_o も変化させないで、 A_{NF} だけ変化させることは、簡単にはできない。

他の特性を変化させずに Z_o だけを変化させる。こんなマジックみたいなことが果たしてできるだろうか。

電圧帰還+電流帰還

実はそれが可能なのだ。NFB

には電圧帰還と電流帰還がある。共にゲインを減らす働きがあるが、 Z_o に対する効果は互いに逆になる。電圧帰還は Z_o を低くし、電流帰還は Z_o を高くする。この二つの帰還を併用し、トータルのNFB量を一定に保ったまま、各NFB量の比率を変化させれば、 Z_o を連続的に変化できる。トータルのNFB量が一定なら歪率も A_{NF} も変化しない。

イマジナリーショートの原因

NFBアンプの動作を解析するとき、有力な手段としてよく使用されるのがイマジナリーショートの原理である。

図71の差動アンプのAが非常に大きい場合、出力電圧が最大出力電圧以内なら、アンプ自体の差動入力電圧は極めて小さい。この電圧は他の信号電圧に比較して無視できるほど小さいので、二つの入力端子がショートされているように見える。

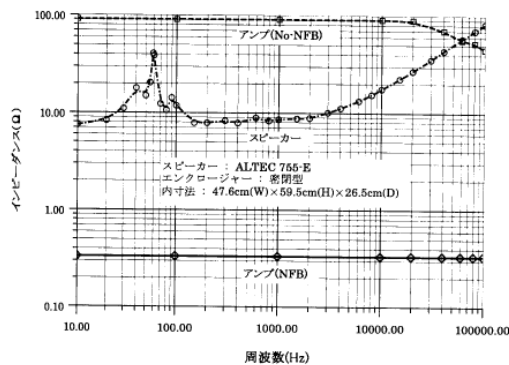
しかし本当にショートしたらアンプは動作しなくなる。だからイマジナリー（仮想）ショートと呼ばれている。つまりアンプが正常に動作しているときは2つの入力の電圧が等しいと見なして良い。

電圧帰還アンプ

差動アンプは入力電圧 V_i と帰還電圧 V_F の差に比例した出力電圧 V_o を作り出す。図71のアンプでは、 V_F は V_o を抵抗 R_F 、 R_S で分圧して作られる。だから V_F は V_o に比例する。これは電圧帰還アンプである。

$$V_F = \frac{R_S}{R_F + R_S} V_o$$

イマジナリーショートの原理により、 V_i と V_F が等しいと考えて、



[図69] スピーカーとアンプのインピーダンス特性

$$V_i = V_F = \frac{R_s}{R_F + R_s} V_o$$

$$V_o = \frac{R_F + R_s}{R_s} V_i$$

A_{NF} は

$$A_{NF} = \frac{V_o}{V_i} = \frac{R_F + R_s}{R_s}$$

V_o は Z_L に関係なく V_i と A_{NF} によって決まる。これは電圧出力アンプであり、 Z_o が Z_L に比較して非常に小さい状態だ。

電流帰還アンプ

図72で Z_L にシリーズに入った抵抗 R_o は負荷電流 I_L の検出抵抗だ。 R_o にはこれを入れても I_L が変わらないように、 Z_L に比較して非常に小さい値を使う。 R_o に発生する電圧 $R_o I_L$ が V_F になる。 V_F が I_L に比例するので、電流帰還アンプである。

イマジナリーショート原理により、

$$V_i = V_F = R_o I_L$$

$$I_L = \frac{V_i}{R_o}$$

$$V_o = Z_L I_L = \frac{Z_L}{R_o} V_i$$

$$A_{NF} = \frac{V_o}{V_i} = \frac{Z_L}{R_o}$$

I_L が Z_L に関係なく V_i と R_o によって決まる。これは電流出力アンプであり、 Z_o が Z_L に比較して極

めて高い状態だ。 V_o が Z_L に比例し、 A_{NF} も Z_L によって決まる。

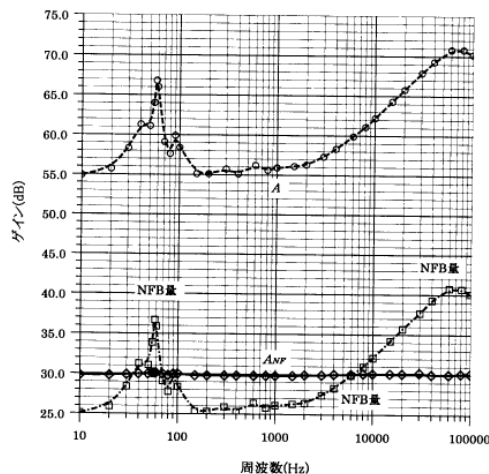
電圧帰還+電流帰還

Z_o を低くしたければ電圧帰還を使う。 Z_o を高くしたければ電流帰還を使えばよい。 Z_o を連続的に変化させたいときは電圧帰還と電流帰還を併用し、トータルのNFB量を一定に保ったまま、各NFB量を互いに逆方向に変化させればよい。しかしアンプの他の特性、特に A_{NF} が変化してはならない。電圧帰還の A_{NF} と電流帰還の A_{NF} を等しくするには

$$\frac{R_F + R_s}{R_s} = \frac{Z_L}{R_o}$$

このような条件を満足する回路が図73である。 R_F と R_s で V_o を検出し、 R_o で I_L を検出する。これらの検出電圧をボリュームVRでミックスする。VRの回転角により、2つの帰還量を連続的に変化できる。このミックスされた電圧を V_F としてアンプの初段入力に帰還する。

完全対称アンプは無帰還時の Z_o が Z_L に比較して高い。だから Z_o を高くしたいときでも電流帰還を多くする必要はない。また実際の



[図70] 完全対称アンプのNFB量

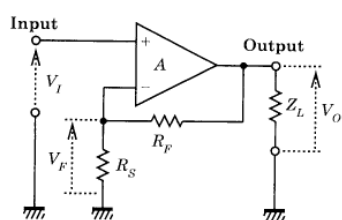
パワーアンプでは Z_o を Z_L に比べて高くすることはない。だから電流帰還量が多くなり過ぎないようにVRにシリーズに固定抵抗を入れる。

R_o は出力電力の一部をロスするので、できるだけ小さい値にしたい。しかしあまり小さくすると、 A_{NF} が高くなり過ぎる。そこで Z_L が8Ωの場合は R_o を0.68Ω、4Ωでは0.33Ω、2Ωでは0.1Ωとする。

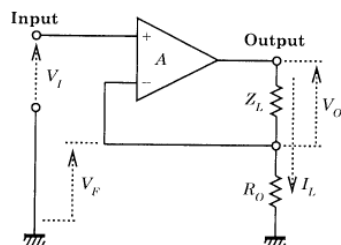
純抵抗負荷時の特性

MFBコントロールの効果を確認するために、A級30W/AB級50WオールFETパワーアンプの特性を観察する。このアンプは最初にMFBコントロールを搭載した記念すべきアンプであり、出力段は2SK134完全対称アンプの極めてシンプルな構成だ。

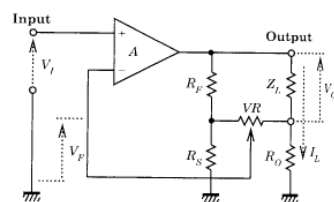
図74は純抵抗負荷(8Ω)時のゲイン周波数特性である。Aは54.5dB、高域のカットオフ周波数は50kHzである。 A_{NF} は電圧帰還最大時(VNF:max)では31.1dB、電流帰還最大時(CNF:max)では30.7dB、ゲイン差はわずか0.4dB、NFB量は23.4dB～



〔図71〕電圧帰還アンプ



〔図72〕電流帰還アンプ



〔図73〕電圧帰還＋電流帰還

23.8dBだ。

図75は Z_o の周波数特性である。これはオンオフ法で測定した。 Z_o は帰還方法によって大幅に変化する。VNF:maxでは 0.7Ω で最低値になり、CNF:maxでは 17Ω と最高値になる。

図76はMFB-VRの目盛対 Z_o 及びダンピングファクターDF特性だ。VRの回転角によって、 Z_o は 0.7Ω から 17Ω まで連続的に変化し、DFは11.5から0.47の間を変化させる。

スピーカー負荷時の特性

今度はスピーカー負荷時の A_{VF} を比較しよう。図77がその特性だ。VNF:maxでは電圧出力アン

プの特性を示し、 Z_L に関係なくフラットな特性になる。一方、CNF:maxでは電流出力アンプの特性になり、 Z_L とそっくりな周波数特性になる。これらの特性間をVRの回転によって連続的に変化する。

スピーカーの音圧周波数特性

いよいよMFBコントロールによるスピーカーの音圧周波数特性の変化を調べよう。図78が問題の特性だ。音圧はDCマイク（モノラル用1号機）で検出、スピーカーとマイク間の距離は1mである。ただし無響室ではなく12坪の実験室内の測定なので、部屋の定在波の影響で、スピーカーの置

場所や向きによって音圧特性が変化する。したがって帰還方式による相対的な差を知るのが目的だ。また1kHz以上では人が動いただけで音圧分布が変化する。そこで測定周波数は1kHzまでとした。

パワーアンプの入力電圧は -31.2dB/V (const) としたので、出力電圧は1Vになり、スピーカーの入力電力は 0.13W になる。

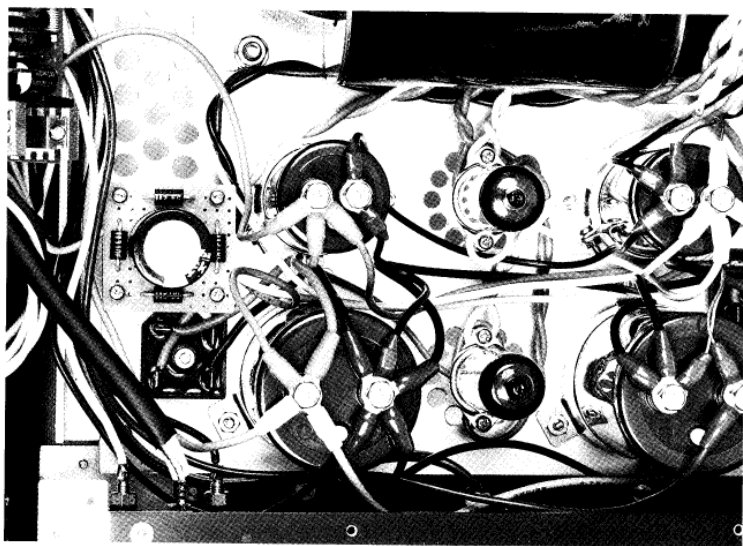
MFB量の差による特性差は低域で顕著になる。スピーカーの入力電力は f_0 で最大になるが、音圧特性は f_0 以下の周波数にまで差が生じ、55Hzで6dBに達している。出力インピーダンスが高く、MFB量が少ない程、スピーカーの低域共振特性が現れやすくなり、低域が上昇する。

磁気回路が強力でオーバードランのスピーカーを密閉箱に入れて使うと、低域がゆるやかに下降する特性になる。このようなときはMFB量を減らし、低域共振特性を適量活かすと低音が豊かになるだろう。

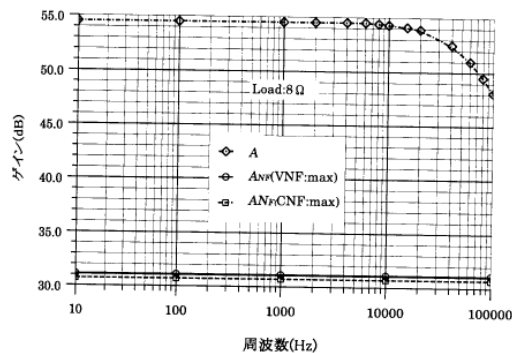
バスレフ型エンクロージャの場合は低音のボンついた感じをなくすようにMFBを多めにかけた方がよい。

電源部

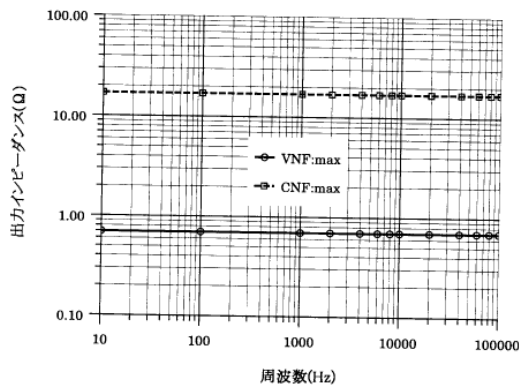
図79は電源部である。本機に必要な電源は電圧増幅段用が $\pm 100\text{V}$ 、出力段用が $\pm 37\text{V}$ の計4



電源部の整流回路にはシリコンダイオードと整流管を必要に応じて使い分ける



[図74] 純抵抗負荷時のゲイン周波数特性



[図75] 出力インピーダンス周波数特性

電源だ。半導体パワーアンプでは電圧増幅段用電源電圧はもっと低くても良い。+電源は70V、-電源は16Vもあればよい。±100Vの電源は整流管による整流回路の発展まで考えているのだ。16Vのような低い電圧は整流管では実用性がない。

パワートランスには4個の6.3V巻き線がついている。この内2個の1A巻き線は整流管のヒーター用、他の2個はハイブリッドパワーアンプに進化するときの巻き線だ。ハイブリッドと言ってもそれほど大げさなアンプではない。初段差動アンプのFETを5極管に交換するものだ。これだけで音楽表現力はかなり変わる。6.3V巻き線は5極管のヒーター用巻き線だ。自作アンプこそ自由に進化できる可能性とゆとりを持たしておくべきだ。今すぐ役に立たなくてもきっと役に立つときが来る。

DCオフセット保護回路

大電流型FETパワーアンプでは出力段FETの P_n が規格をオーバーしないように P_n リミッターを備えている。しかし何らかのトラブルで出力端子にDC電圧が生じた場合の保護はできない。トラブルとはプリアンプ出力にドリフト

が生じるとか、パワーアンプが何らかの原因で故障した場合である。万が一の不測の事態でもスピーカーは保護しなければならない。そこでDC分に対する保護回路、高速電子保護回路を搭載する。

保護回路の方式

スピーカーを保護する最も簡単かつ原始的な方法はパワーアンプ出力とスピーカー間にリレーを入れることだ。しかしこれでスピーカーが安全かと言うと必ずしもそうではない。リレーのような機械的接点では動作時間が遅いだけでなく、動作時にチャタリングと言って接点が振動してオン、オフを繰り返す現象がある。しかも大事なオーディオ信号が接点を通るので、音質劣化を覚悟しなければならない。

最も安全確実に音質劣化のない方法は半導体スイッチを使ってパワーアンプ出力段の電源をオフすることだ。半導体スイッチには大電流型FETという理想的なスイッチがある。何しろオン抵抗が5mΩ、電流を20A流しても電圧降下はわずか0.1Vである。しかも高速スイッチング動作で、ドライブも極めて簡単だ。

保護回路の目標

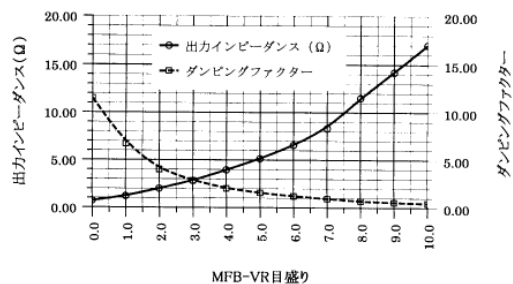
保護回路は以下のような目標で設計する。まずできるだけシンプルで確実なことだ。保護回路が複雑で製作が困難、しかも保護回路自体でトラブルが起きるようでは話にならない。保護回路は信頼度が最も大切だ。

次に今まで製作したパワーアンプに何ら変更を加えなくても、保護回路を追加できることだ。今までのアンプを保護回路のためにわざわざ作り直すのは大変だ。簡単に追加できるためには、保護回路がコンパクトでなければならない。追加に要するケース加工もごく簡単に済むようにしたい。

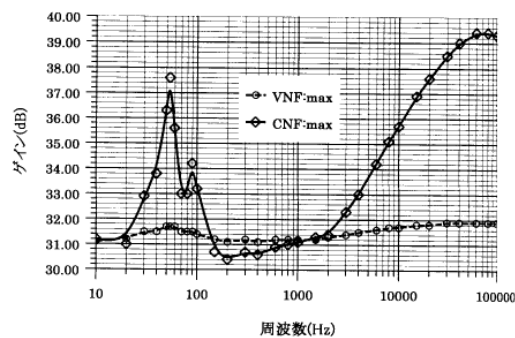
スイッチング素子にはパワーアンプ出力段と同一のFET、**2SK 2554**を使用する。特別なFETは使わない。これならペア選別に漏れたFETを使える。

1台の電源で複数のパワーアンプを使用する場合を考慮して、DC電圧検出部と制御部を分離する。DC電圧検出部を各パワーアンプに内蔵し、制御部を電源に搭載する。これなら制御部は1台だけでよい。

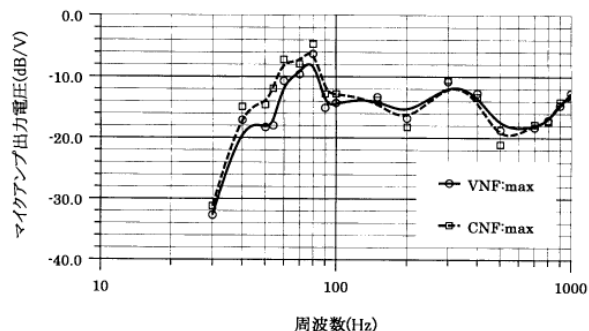
本保護回路の方式は半導体DCパワーアンプだけでなく、真空管DCパワーアンプにも応用できる



〔図76〕 MFB-VR目盛対Z。



〔図77〕 スピーカー負荷時の A_{NF}

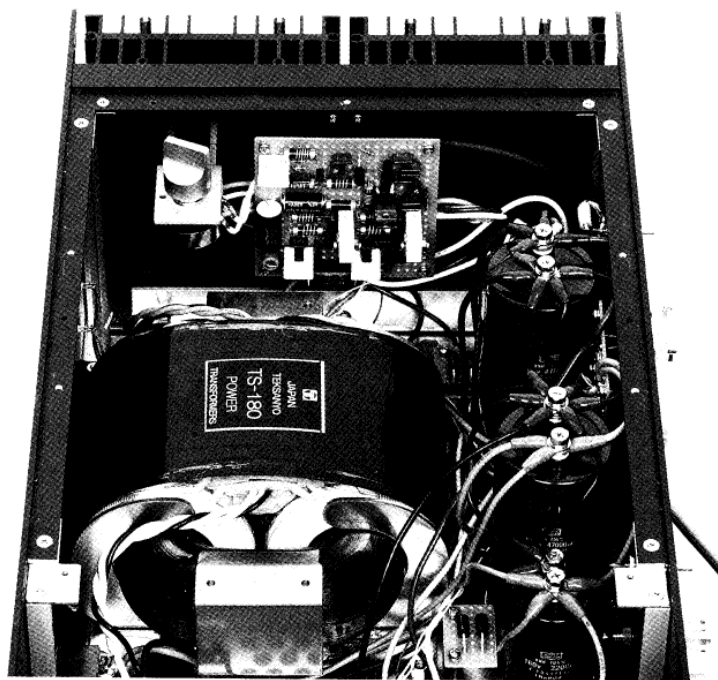


スピーカー : ALTEC 755-E
エンクロージャー : 密閉型
マイク : DCマイク スピーカー-マイク間距離 : 1m
内寸法 : 47.6cm(W)×59.5cm(H)×26.5cm(D)
パワーアンプ入力電圧 : 31.2dB/V

〔図78〕 スピーカー音圧周波数特性

ようにする。以上極めて欲張った
目標だが、デリケートな音を対象

とするアンプよりは設計がはるかに
簡単だ。



電源一体型アンプの製作例

DC電圧検出部

図80はDC電圧検出部である。パワーアンプ出力端子のDC電圧（オフセット電圧 V_0 ）を監視して監視して、 V_0 が $\pm 0.6V$ の範囲をオーバーしたら、検出信号を発生する。 $\pm 0.6V$ 以内なら何も起こらない。 Tr_1 、 Tr_3 が+電圧検出素子、 Tr_2 、 Tr_4 が-電圧検出素子である。これらはバイポーラトランジスタのベース・エミッター間電圧が $0.6V$ 以上でコレクター電流が流れる（オンになる）性質を利用している。

DC検出部は出力端子の信号電圧に反応してはならない。入力部の $150k\Omega$ と $10\mu F$ によるローパスフィルターは信号成分をカットしてDC成分のみ検出 Tr に伝達する。

本保護回路を電源分離型パワーアンプにも応用できるように、DC検出信号をただ1本の信号ラインで制御部に伝達する。多数の信号ラインが必要なら、そのためのコネクタを増設しなければならないからだ。また他のアンプの信号ラインも同時に制御部に接続されることも考慮しなければならない。

図80で正常時には全てのトランジスタがオフである。アンプのDC出力電圧が $+0.6V$ を超えた

場合には、 Tr_1 または Tr_3 がオンになる。DC電圧が $-0.6V$ を超えたときは Tr_2 または Tr_4 がオンになり、これらのコレクター電流で Tr_5 がオンになる。さらに Tr_1 、 Tr_3 、 Tr_5 のいずれかがオンになれば、制御部から検出端子Det (Tr_1 、 Tr_3 、 Tr_5 のコレクター)に電流が流れ込む。Detラインは他のアンプのDC検出部とも共通に接続されている。だからいずれかのアンプでDC出力電圧が発生すれば、制御部に検出信号が伝わることになる。つまりDC電圧検出に対してOR動作をしているのだ。

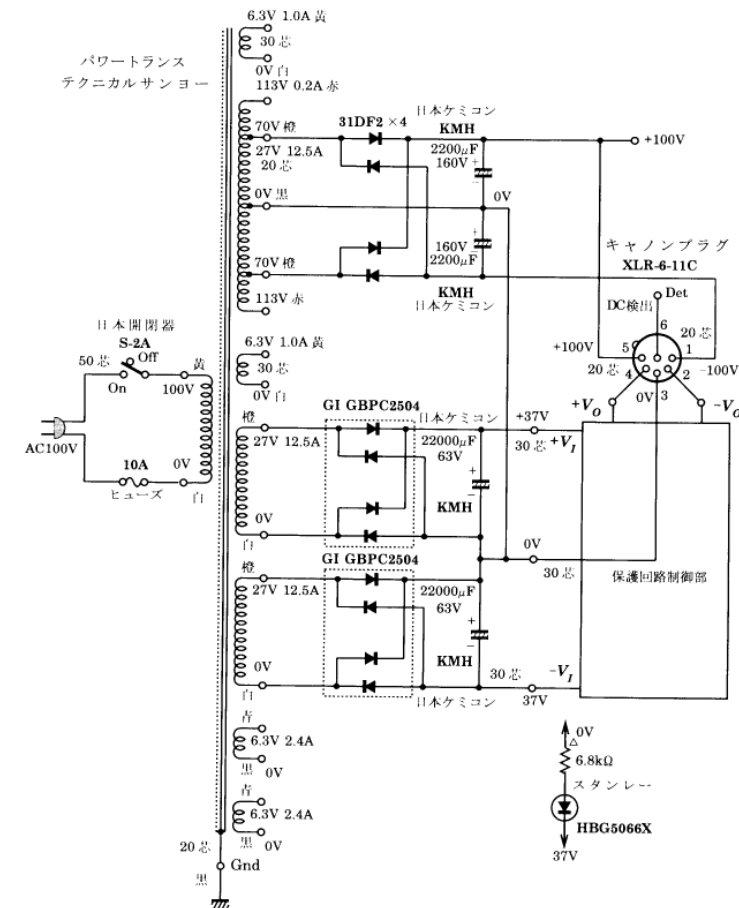
制御部

図81は保護回路の制御部である。制御部は電源電圧をオン・オフするスイッチ部と検出部からの信号を記憶し、スイッチをコントロールする記憶部からなる。 Tr_1 は+電源のスイッチ素子、 Tr_2 はその制御素子、 Tr_3 は-電源のスイッチ素子、 Tr_4 、 Tr_5 はその制御素子である。

正常時には Tr_3 、 Tr_4 、 Tr_5 は全てオフである。定電圧ダイオード D_1 、 D_2 がオンになり、 Tr_1 、 Tr_2 は6Vのゲート・ソース間電圧によりオン状態になる。オン状態では Tr_1 、 Tr_2 のオン抵抗が極めて低く、入出力間の電圧は無視できる。

NANDゲート4011BPは記憶部だ。DC検出信号は長時間に渡ることもあれば一瞬のこともある。そこで安全のため、たとえ一瞬でもDC電圧が検出されればその状態を記憶して、電源電圧をオフにする。復帰するには一度電源を切ってリセットボタンを押し、再度電源を入れなければならない。

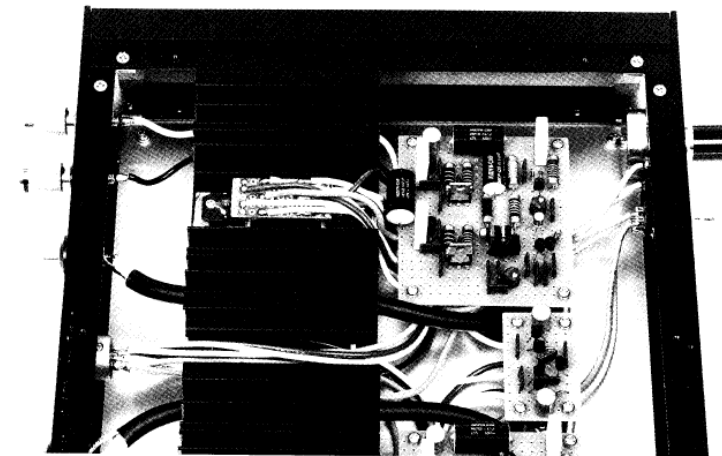
G_3 と G_4 はリセットセットラッチを構成し、その出力レベルは G_3 が



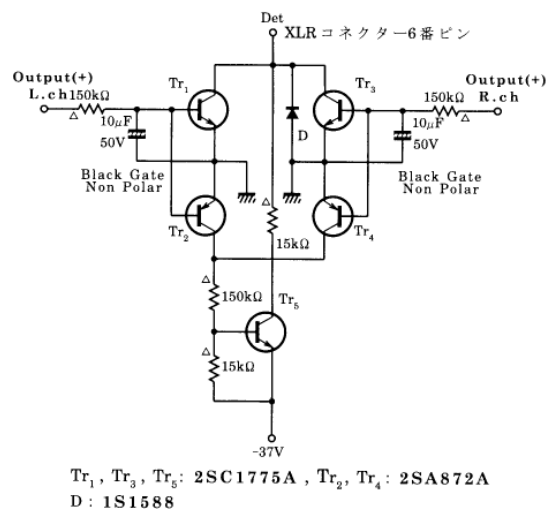
〔図79〕電源部

H (6V) なら G_1 はL (0V)、または G_3 がLなら G_4 はHのどちらかの状態だ。 G_3 と G_4 の入力が共にHの

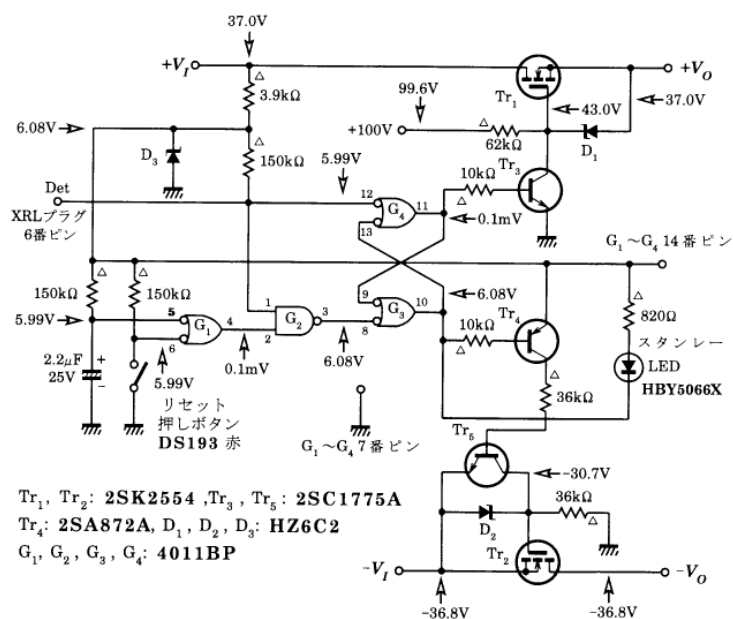
場合、この状態を保ち続ける。現在出力がLのゲートの入力が、HからLになると状態が反転する。



電源分離型アンプの製作例



〔図80〕保護回路検出部



〔図81〕保護回路制御部

一度状態が反転すると、もう一方のゲートの入力が高から低に変わらない限り、状態を記憶し続ける。

G_1 は電源オン時のリセット（パワーオンリセット）または手動リセット用のORゲートである。 G_2 はDC分が検出されていない場合（入力レベルは150k Ω プルアップ抵抗によりH）のみ、リセット信

号をラッチに伝えるためのANDゲートである。DC分が検出されている時、手動リセットを無効にするためにセット優先ラッチを構成している。

電源スイッチをオンにしたとき、パワーオンリセットにより、正常時なら、 G_4 の出力はL、 G_3 の出力はHである。そこで、 Tr_3 はオフ、 Tr_4 、 Tr_5 もオフになり、

Tr_1, Tr_2 はオンになる.

DC分が検出されたときは、プルアップ抵抗150kΩからDet端子に電流が流れるために、G₁の入力がLになり、G₁の出力がHに、G₃の出力がLになる。そこでTr₃がオンになり、そのコレクター電圧が0Vになる。Tr₁のゲートソース間電圧が0VになるのでTr₁はカットオフする。またTr₃、Tr₄がオンになり、Tr₂のゲート・ソース間電圧が0VになるのでTr₂はカットオフする。

本保護回路では一電源のスイッチ素子にPチャンネルFETを使わず、+電源と同じ**2SK2554**を使用する。**2SK2554**ほどの大電流、超低オン抵抗の素子がPチャンネルにはないからだ。

電源一体型と電源分離型

DCパワーアンプの構成には電源一体型と電源分離型がある。2台のアンプと電源を同一ケースにまとめたのが電源一体型である。ネットワーク方式のシステムには一体型がマッチする。電源とアンプ間はコネクタを介さず、最短距離で結合されるので、アンプのスピーカー制御力がストレートに発揮できる。振動系の重いダブルウーファーやマルチアンプシステムのウーファーに最適な方式だ。地を這うような超低音の再生はこの方式の著しい特徴だ。

電源分離型はアンプ部と電源部を分離して別ケースに組む。アンプと電源間はコネクターとコードで接続する。1台の電源部から3台のパワーアンプに電源を供給できるので、マルチアンプシステムには最適の構成だ。運搬も楽で、実験や改良がしやすいので研究用アンプとしても活躍する。回路やパーツの比較試聴も迅速に

できる。

分離型ではアンプを多数製作するので、各アンプの回路はできるだけシンプルにしたい。そこで出力段はダーリントン構成にする。

一体型は 4Ω 、 2Ω と言ったローインピーダンス負荷用で、しかもハイパワーの目的に使われることも多い。出力段の効率を高めるためにSFドライブを使う。

8 Ω 負荷、4 Ω 負荷 パワーアンプ

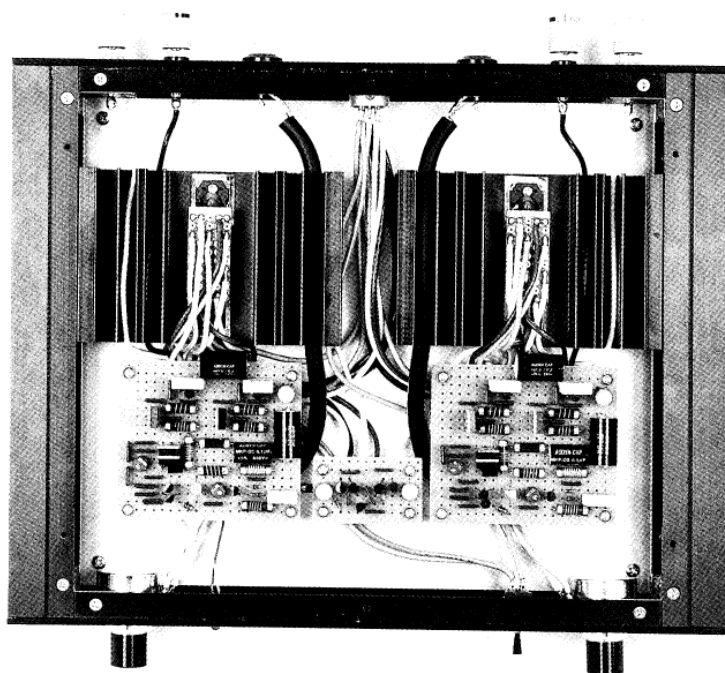
図82は8 Ω 負荷パワーアンプ、図83は4 Ω 負荷アンプである。回路構成もアンプの規模も同一だ。違いはMFBコントロールの電流検出抵抗 R_o と P_o リミッターの抵抗値だ。 R_o は Z_L に対応して決める。8 Ω 用では 0.68Ω 、4 Ω 用では 0.33Ω である。この値でVNF: maxとCNF: maxの特性が一致する。

P_o リミッターは図65のような条件で出力段の P_o を制限する。4 Ω 用アンプは8 Ω にも使える。逆に8 Ω 用アンプに4 Ω のスピーカーをつなぐと、 P_o リミッターが6 Ω 負荷に対応して動作するので、最大出力電力が減少する。

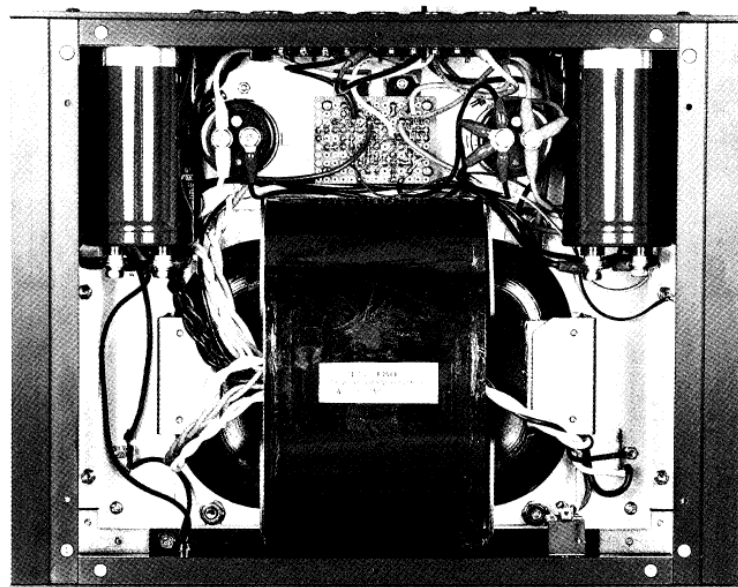
8 Ω や16 Ω のスピーカーを使う時は8 Ω 用アンプを作る。4 Ω のスピーカー用には4 Ω 用を作るとよい。

図82、図83のスイッチSWはスタンバイスイッチだ。電源供給時でもSWがオフなら2段目以降のFETが全てカットオフする。この状態では入力ピンジャックを差し替えても、スピーカーをつなぎ変えても良い。ヒアリングテストには便利な機能である。

マルチアンプでは各アンプのSWをオンにしておくと、電源SWだけで、全てのアンプを同時にオ



アンプ部は薄型ケースのタカチOS49-26-33BXに実装。内部には左右のアンプ基板に加え、DCオフセットが生じた際に出力段電源を遮断する保護回路のDC検出基板を内蔵している

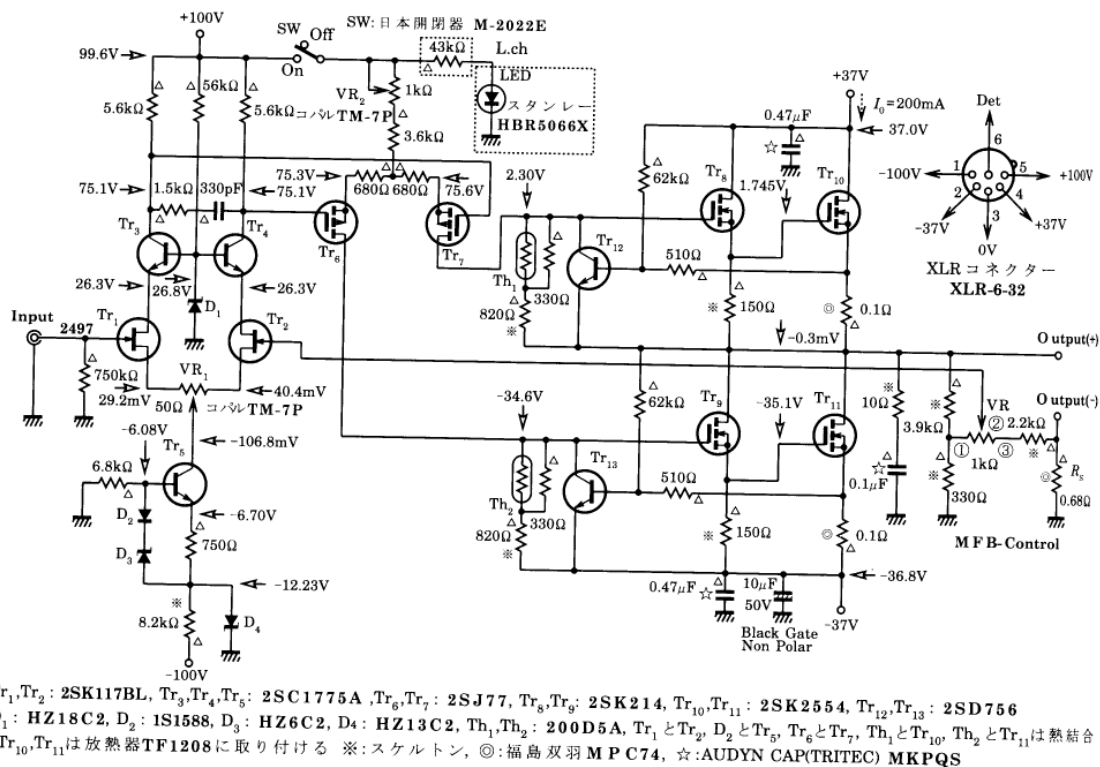


アンプ部を2台、3台と増設したマルチアンプシステムにも対応する。大型Rコアトランスを内蔵した電源部。中央上側の基板は、出力段電源をオン・オフする保護回路制御部。出力段電源整流用ブリッジダイオードと $\pm 100V$ 整流ダイオード基板は大型ケミコン下に配置

ンオフできる。

SW本来の働きは初段が真空管のハイブリッドパワーアンプで、真空管のヒートアップ時のスタン

バイSWである。



【図82】 8Ω 負荷パワーアンプ

製作

FETの測定

DCアンプではオフセット電圧 V_0 とアイドリング電流 I_0 の安定度が特に重要だ。 V_0 の安定度を左右するのは初段差動アンプ Tr_1 , Tr_2 のマッチングである。 I_0 の安定度を決めるのは出力FETと温度補償用サーミスタの熱結合だ。

2SK117は図84の回路で I_{DSS} を測り、その差が0.2mA以内のものペアにして差動アンプに使う。

本機のような完全対称アンプでは出力段にも電圧ゲインがある。だから出力FET (Tr_{10} , Tr_{11}) の特性差が少ないほど、歪みが少なくなる。2SK2554は図85の回路で I_D を200mAに調整し、このときのゲート・ソース間電圧 V_{GS} を測り、この差が少ないものをペアにして出力段に使う。ペア選別に外れたFETは保護回路に使う。

熱結合

図86は熱結合図である。 Tr_1 と Tr_2 は平らな面どおしを接着する。2SK117はドレインとソースの互換性があるので、熱結合には便利である。 Tr_5 と D_2 は接触面積が広くなるように、エポキシ接着剤アラライトをたっぷり盛り上げる。

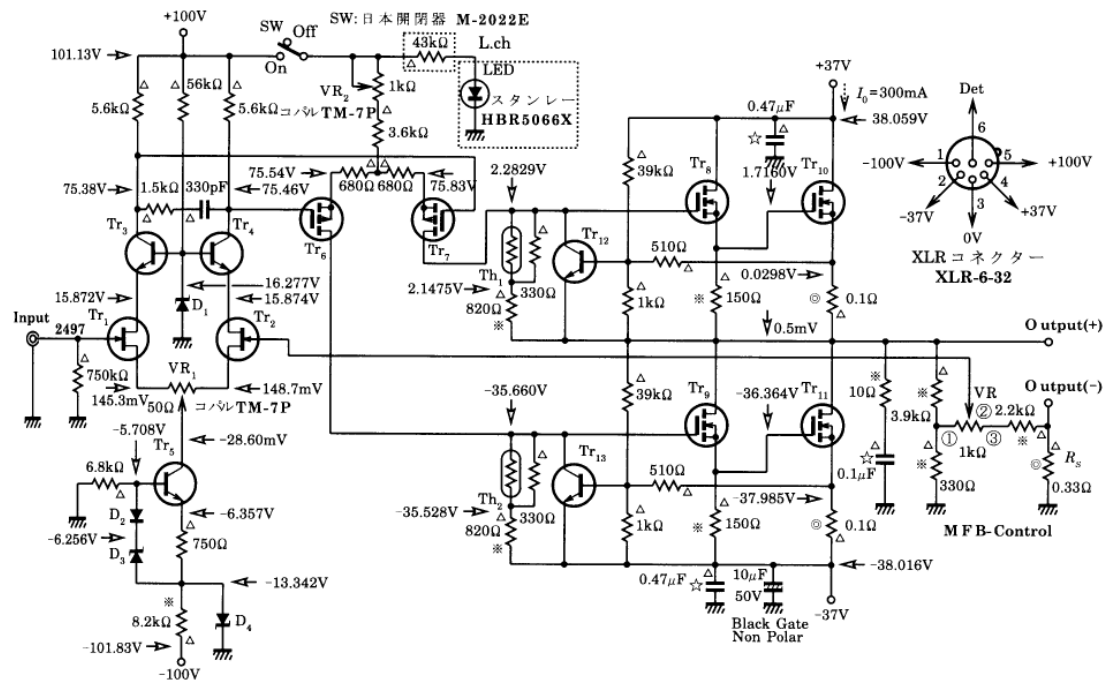
Th と Tr_{10} , Th_2 と Tr_{11} の熱結合は基板配線後にする。まず Th_1 , Th_2 のリード線を基板孔に差し込み、基板から外れないように軽く折り曲げておく。 Tr_{10} , Tr_{11} のリード線間隔を基板ピッチに合わせてラジオペンチで広げる。次にリード線を緩やかなカーブを付けて直角に曲げる。リード線を基板孔に差し込み、基板面から4mmほど出して、基板に沿って折り曲げ、基板パターンにハンダ付けする。始めは中央のドレインを配線し、

次に両サイドのゲートとソースのバランスを見ながら配線する。

Tr_{10} , Tr_{11} を放熱器に絶縁マイカを挟んで取り付ける。このときマイカと Tr_{10} , Tr_{11} のフランジにシリコングリスを薄く均一に塗っておく。 Th_1 , Th_2 が Tr_{10} , Tr_{11} に密着するようにリード線を基板に沿って折り曲げ、パターンにハンダ付けする。 Th_1 , Th_2 と Tr_{10} , Tr_{11} の隙間に楊枝を使ってアラライトを塗りつけ、 Th_1 , Th_2 の上にもたっぷり盛り上げる。室温が低いときはアラライトが固くなっているので、ヒーターなどで暖め、柔らかくしてから使うといい。

基板

図87はアンプ基板、図88は出力段基板である。図89(a)は保護回路のDC検出基板である。この



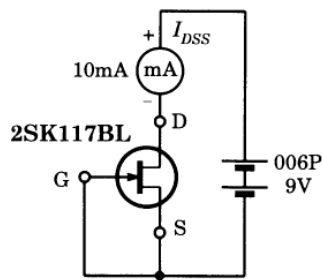
Tr₁, Tr₂: 2SK117BL, Tr₃, Tr₄, Tr₅: 2SC1775A, Tr₆, Tr₇: 2SJ77, Tr₈, Tr₉: 2SK214, Tr₁₀, Tr₁₁: 2SK2554, Tr₁₂, Tr₁₃: 2SD756
 D₁: HZ16C2, D₂: 1S1588, D₃: HZ6C2, D₄: HZ13C2, Th₁, Th₂: 200D5A, Tr₁とTr₂, D₂とTr₃, Tr₆とTr₇, Th₁とTr₁₀, Th₂とTr₁₁は熱結合
 Tr₁₀, Tr₁₁は放熱器TF1208に取り付ける ※:スケルトン, ◎: 福島双羽 M P C74, ☆: AUDYN CAP(TRITEC) MKPQS

〔図83〕 4Ω負荷パワーアンプ

基板には-37V電源が必要だ。これは1チャンネルアンプ基板から引き込む。DC検出出力はXLRコネクタの6番ピンにつなぐ。

図90は保護回路制御部基板である。2.5mmピッチのICを4mmピッチの基板に配線するにはちょっとしたコツがある。2, 5, 10, 13番ピンをIC面に平行になるように広げる。3, 6, 9, 12ピンを基板の孔に合わせて軽く曲げる。2, 5, 10, 13番以外のピンを基板に差し込みパターンにハンダ付けする。2, 5, 10, 13番ピンは7本燃り線を使って基板パターンに配線する。

2SK2554も出力段基板と同様にリード線を直角に折り曲げ、基板に配線する。この基板は裏面(パターン面)を上にして底板に取り付ける。2SK2554は絶縁マイカを介して電源部右サイドパネ



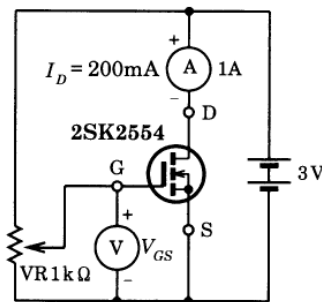
〔図84〕 2SK117の I_{DSS} 測定

ルに取り付ける。2SK2554のドレイン損失は極わずかだが、一応サイドパネルを放熱器として利用する。

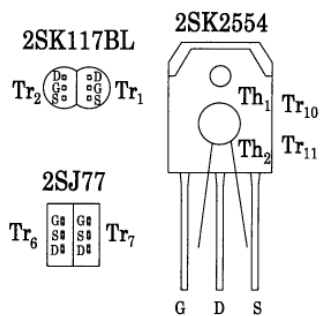
図91は+100Vダイオード基板、図92は-100Vダイオード基板である。

ケースの加工

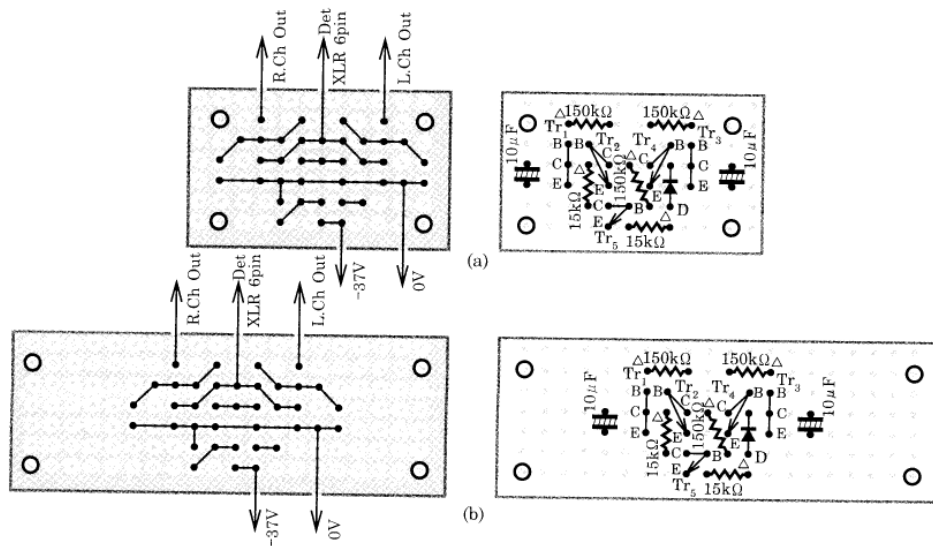
アンプ部のケースにはタカチ電機工業のOS49-26-33BXを使う。できるだけコンパクトに作るには



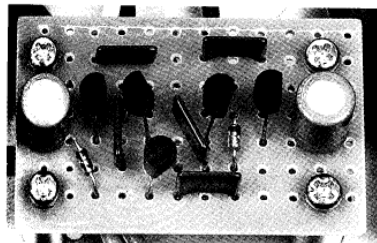
〔図85〕 2SK2554の V_{GS} 測定



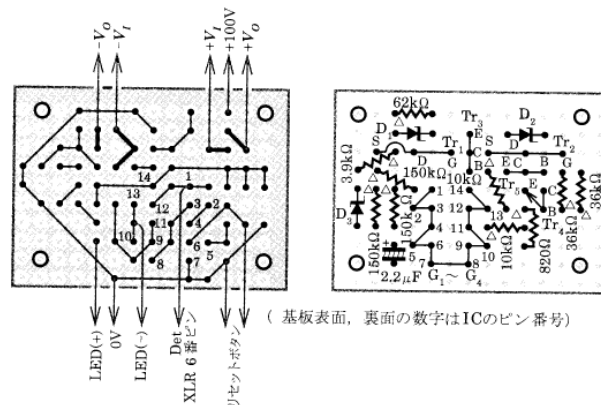
〔図86〕 熱結合図



〔図89〕出力段基板



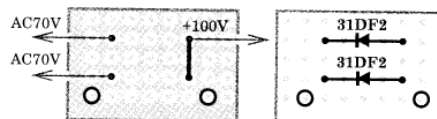
保護回路の出力端子DC検出部、1枚で左右チャンネルの検出を行う



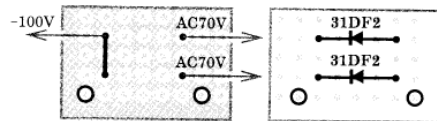
(基板表面、裏面の数字はICのピン番号)

〔図90〕保護回路制御部基板

〔図91〕+100Vダイオード基板



〔図92〕-100Vダイオード基板



寸法である。リアパネルには電源用XLRコネクタが1個だけ取り付けてある。ハイブリッドにする予定があるのなら、2個並べて付ける。底板の放熱器位置にある10mmφの孔は**2SK2554**取り付け用ナット同し用の孔である。この孔のおかげで放熱器固定後も**2SK2554**の取り付けが迅速にできるようになった。

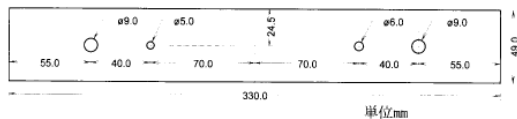
図97は放熱器孔加工図である。4角の3mmφは底板に固定するための孔だが、その位置は特に正確にあける。

図98～101は電源のケース加工寸法である。重いパワートランスを支えるためにフロント、リアパネルと底板を多数のφ4mmネジ

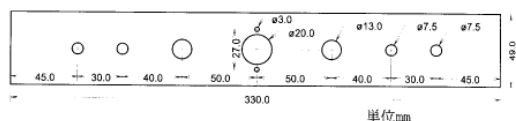
で固定し、その他に図102のボトムアングルで補強する。しかし本機を方々に持ち運ぶ予定がなければ、これらの処理はしなくても良

い。

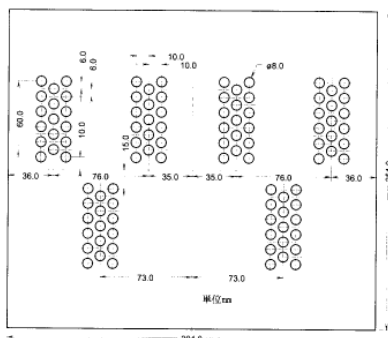
リアパネルには電源のフィルターコンデンサー (22000μF) 以外に10pハーモニカ端子を固定す



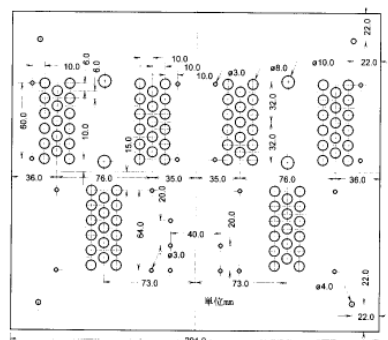
〔図93〕 アンプフロントパネル



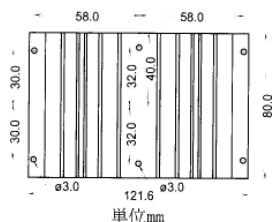
〔図94〕 アンプリアパネル



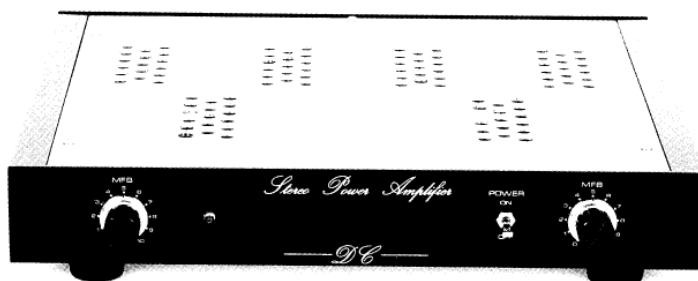
〔図95〕 アンプ天板



〔図96〕 アンプ底板



〔図97〕 放熱器孔加工



左右にMFBコントロールVRを配したフロントパネル。右側のスイッチは、アンプ回路の2段目以降の動作をオン・オフするミュート兼用パワースイッチ

うようでは困る) LEDとリセットスイッチだ。目立たない位置に取り付けよう。

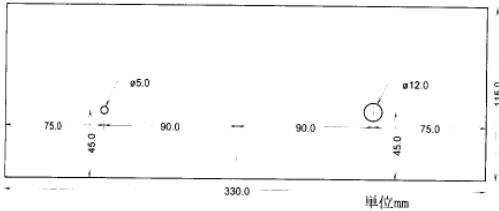
配線方法

電源部のダイオードブリッジには配線コードを直接ハンダ付けする。ネジ端子型電解コンデンサは圧着端子で配線する。配線コードにはダイエー電線を場所によって使いわけろ。トランス1次側と±37V整流回路は50芯、±100V整流回路は20芯、±V_iは50芯、±V_oは30芯とする。いずれもエネルギーの流れに沿って、コ

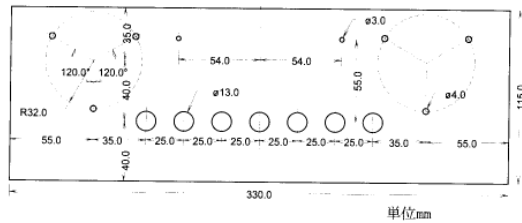
ード表面の印刷“DAIEI”の“D”をエネルギー源側にする。

整流回路の配線が済んだら、整流出力電圧をチェックする。

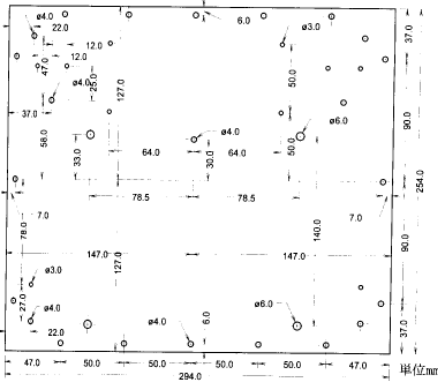
アンプ部を手際よく配線するには次のようにすればよい。まずフロント、リアパネルとサイドパネルを固定してから、XLRコネクタの配線をする。6ピンコネクタのピン間隔は狭い。隣同士がショートしないよう十分に気を付ける。L、Rチャンネル用の2本のリード線を撚り合わせて、予備ハンダをしてコネクタにハンダ付ける。配線済みの線が次に配線



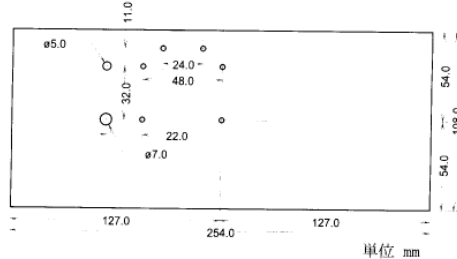
〔図98〕 電源フロントパネル



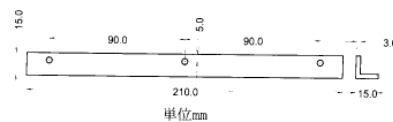
〔図99〕 電源リアパネル



〔図100〕 電源底板



〔図101〕 電源ライトサイドパネル



〔図102〕 電源ボトムアングル

する線の邪魔にならないように、ピンの順番を考えて配線する。

アンプ基板と出力段基板間の配線は、まずアンプ基板にリード線を配線する。次にアンプ基板を所定の位置からフロントパネルの方向に4mm～5mmほどずらした位置に置き、出力段基板の配線をする。リード線に多少ゆとりを持たせるためだ。

続いてXLRコネクターとアンプ基板間、スピーカー端子とアンプ基板間の配線をする。次にアンプ基板を垂直に立てた位置に保ちつつ、MFBボリュームと基板間、スイッチと基板間の配線をする。

最後に入力ピンジャックと基板間の配線をする。ケーブルはモガミ電線2497。その向きはケーブル表面の印刷で、“MOGAMI”の“M”をピンジャック側にする。2497は太くて固く配線が大変だが、次のように配線すると良い。

まず2497を基板に配線し、基板を底板に固定してから放熱器のフィンの中に2497を通し、入力ピンジャックの位置で長さを決め、ピンジャックに配線する。

なお、シャシーアースはLチャンネル基板からシャシーに落とす。

調整方法

電源部

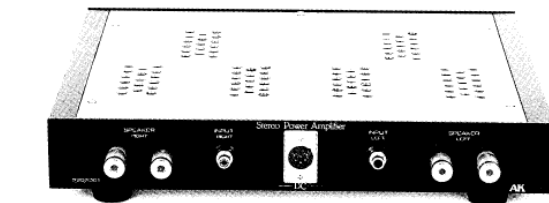
電源部の調整は整流回路、保護

回路制御部の順にやる。整流回路は配線の都度チェックをしているので問題ないはずだ。

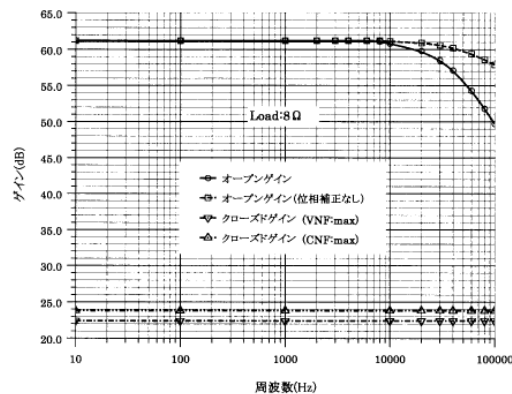
(1)保護回路を配線し、電源をオンにして $+V_o$ 、 $-V_o$ が正常(±37V)に出ていればよい。

(2)XLRにプラグ6番ピンをリード線でアースに一瞬タッチする。保護回路が動作し、LEDが点灯し、 $+V_o$ 、 $-V_o$ が0Vになればよい。

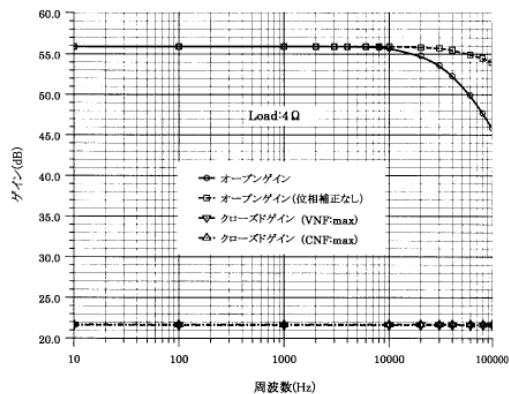
(3)いったん電源をオフにして、



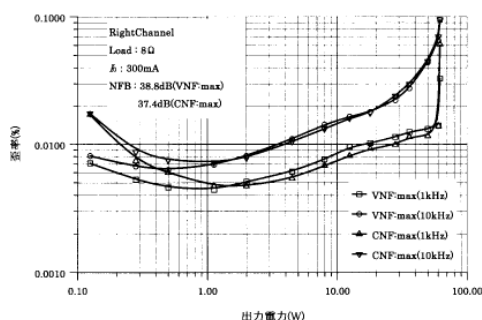
左右対称配置のリアパネル。中央には、電源部からの給電と保護回路DC検出部の信号伝達用6ピンXLRコネクターを設置



[図103] ゲイン周波数特性（8 Ω 負荷）



[図104] ゲイン周波数特性（4 Ω 負荷）



[図105] 出力電力対歪率特性（8 Ω 負荷）

リセットボタンを押す。+ V_o 、- V_o が正常値に戻ればOKだ。

アンプ部

アンプの調整前に、 VR_1 をセンサー、 VR_2 を左一杯にセットする。アンプ出力とDC検出回路間の配線は外しておく。入力ピンジャックにはショートプラグを入れ、スピーカー端子には8 Ω ダミーロード（56 Ω 5 W酸化金属被膜抵抗7本パラ接続）をつなぐ。調整するチャンネルのアンプ基板と±37V電源間には1 Aのヒューズを入れ、さらに+37V電源と出力段基板間に I_o 測定用としてフルスケール1 Aの電流計を入れる。他のチャンネルの±37V電源は接続しないでおく。

(1)電源を入れ、オフセット電圧 V_0 を測る。 V_0 が0Vになるように

VR_1 を調整する。

(2) VR_2 を慎重に右に回転する。 I_o が次第に増えるのでこの値が300mAになるように調整する。

(3) VR_1 で V_0 の再調整する。 I_o は時間と共に少々増えるので、天板を乗せて、30分くらい様子を見てから I_o を300mAに合わせる。

(4)調整が済んだら電流計を取り除いて回路を正規につなぎ、多チャンネルの調整をする。本機は電源オン時に I_o が大幅に増加する事はない。出力FETのドレイン損失に余裕があり、温度補償が有効に働いているからだ。

(5)最後にDC検出回路のチェックをする。検出回路入力とアース間に1.5Vの電池をクリップコードで一瞬タッチする。保護回路が働いてLEDが点灯すれば良い。

(6)一旦電源をオフにして、リセ

ットボタンを押す。再度電源をオンにする。電池の極性を反対にして、同様のチェックをし、OKなら他チャンネルについてもチェックをする。全てOKならDC検出回路をアンプ出力に接続する。

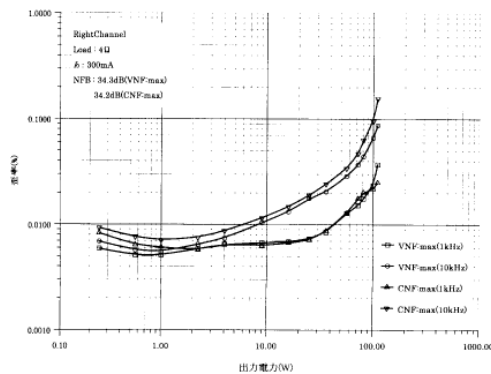
本機の特性

ゲイン周波数特性

図103は8 Ω 負荷時のゲイン周波数特性だ。一見して感じることはオープンゲイン A の帯域の広さである。61.2dBというハイゲインにも関わらず、カットオフ周波数 f_c （-3dB）は92kHzである。この特性は出力端子の10 Ω と0.1 μ F（これらの f_c は159kHz）の影響を受けている。アンプ自体はもっと広帯域だ。一般に A を小さくすれば、 f_c は高くなる。本機はハイゲインと広帯域が両立している所に意義がある。

位相補正を入れると f_c は32kHzに下がる。この特性は図60で求めたステップ型位相補正の特性と一致する。アンプ自体の帯域が広ければ、位相補正もやりやすく、NFBに対する安定度も高い。

クローズドゲイン A_{VF} はVNF:max（電圧帰還最大）、CNF:max（電流帰還最大）のいずれも100kHzまで完全にフラットだ。



[図106] 出力電力対歪率特性 (4Ω負荷)

図104は4Ω負荷時のゲイン周波数特性である。Aは55.9dBになった。完全対称アンプのAは Z_L に比例することがわかる。中低域のAに対して100kHzでは-1.9dB。実に広帯域特性だ。

A_{VF} はもちろん100kHzまで完全フラット。A、 A_{VF} の両特性が極めて素直なことも大切だ。

出力電力対歪率特性

図105は8Ω負荷時の出力電力対歪率特性だ。最大出力電力は62.1W。全体に低歪率で、しかも周波数による差が比較的少ない素直な特性だ。特にVNF: maxとCNF: maxの特性は平行しており、NFB量の差だけの特性差だ。

図106は4Ω負荷時の出力電力対歪率特性だ。最大出力電力は110Wに増加し、周波数による差もVNF: maxとCNF: maxの差も一層少なくなった。実に満足すべき素直な特性だ。

出力インピーダンス周波数特性

図107は出力インピーダンス周波数特性である。VNF: max時では0.82Ω、CNF: max時では2.90Ωで共に100kHzまで完全にフラットだ。理想的特性と言って良い。出力インピーダンスの変化範囲も

4Ω、8Ωのスピーカーに対して適正範囲である。

外部放熱型パワーアンプ

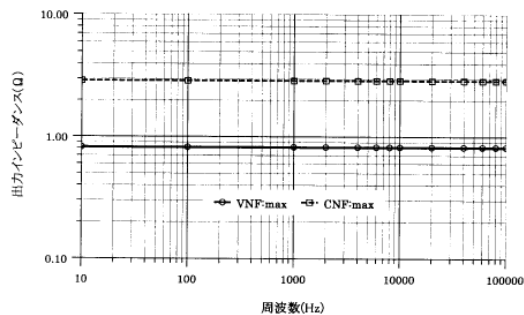
前記のパワーアンプでは1個の放熱器に2個のパワーFETを取り付け、放熱器はケースの内部で底板に固定した。放熱器の熱がケースに伝達して、ケースも放熱器の働きをす。4Ωという低負荷インピーダンスにも対応でき、サイズの割に高出力電力を得ることができた。

今度はもっと放熱効果が高く、しかも配線、調整がやりやすく、実験や改良がスムーズにできるケース構造のアンプを紹介しよう。

本機では放熱器をケースのサイドに取り付けてケースの一部として使用する。この方法はケースが外気と接するので放熱効果が高く、ケースの内部スペースを広くできるメリットがある。さらに共振しやすいサイドパネルがないので、耳障りな共鳴音を出さずに済む。

本機のケースにはタカチ電機工業のOS99-26-33BXを使う。図108～111はケースの加工寸法図である。

放熱器TF1208は図112のように孔加工をする。ただし4mmφ



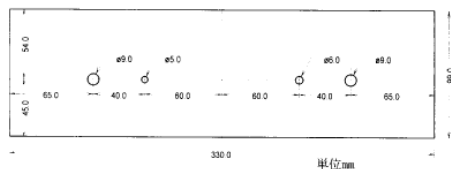
[図107] 出力インピーダンス周波数特性

の孔は初めはφ3.2mmで開けておく。また放熱器上下部の孔にφ4mmのタップを切っておく。これはアングルの固定用である。図113のアップパーアングルには10mm角L型アングル（タカチ電機工業H-1）、図114のローワーアングルには15×20×15mm角のZ型アングル（タカチ電機工業H-172）を使う。アップパーアングルとローワーアングルで2個の放熱器の上下を固定する。これで強固なサイド放熱器ができて上がる。

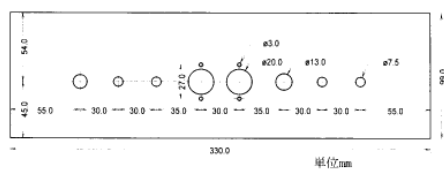
ケースを組み立てから放熱器をケースの接触部に両面テープを張り付けて仮固定し、放熱器から固定金具の支柱にφ3.2mmの通し孔をあける。この方法は現物合わせだが、放熱器と対応する支柱にマークを付けておく。放熱器の上下を入れ替えると孔位置が合わなくなるからだ。

放熱器をケースから外し、支柱にφ4mmのタップを切り、放熱器の固定ネジとする。放熱器のφ3.2mmの孔をφ4mmに開ける。これで放熱器をφ4mmのビスでケースに固定できる。固定板と支柱の外部から見える部分とビスは黒の塗装する。

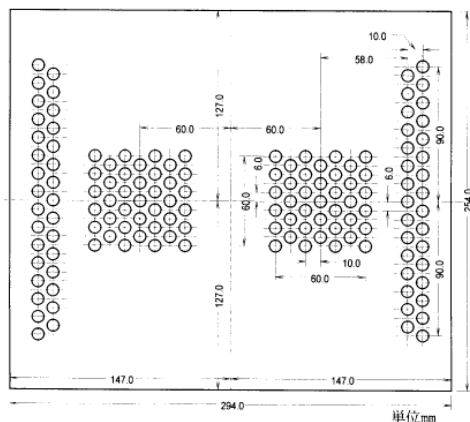
ローワーアングルには図115のボトムアングル（タカチ電機工業



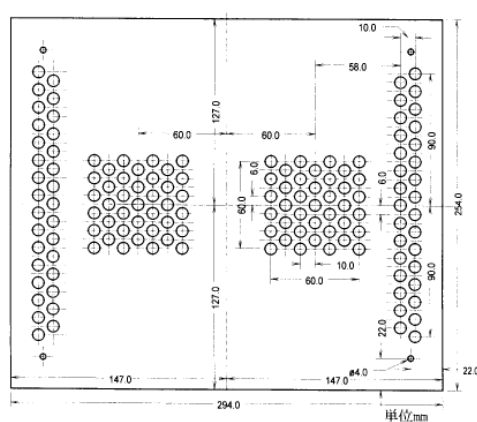
〔図108〕 アンプフロントパネル



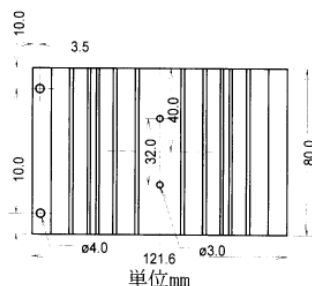
〔図109〕 アンプリアパネル



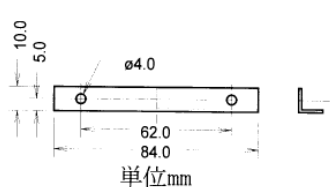
〔図110〕 アンプ天板



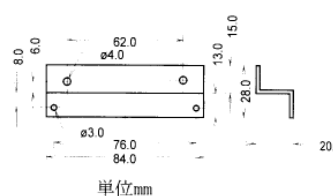
〔図111〕 アンプ底板



〔図112〕 放熱器孔加工

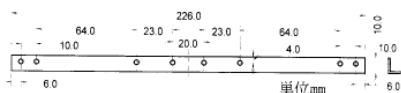


〔図113〕 アンプ・アップアングル



〔図114〕 アンプ・ローアングル

〔図115〕 アンプ・ボトムアングル



H-1) を35mmメタルサポートで取り付ける。ボトムアングルに基板取り付け用の25mmサポートを固定する。これに基板を吊り下げる。この方法で底板には固定するものがなく、単なるカバーになる。そのためアンプの裏配線が自由にでき、合理的な最短距離配線ができる。

保護回路DC検出基板は図89(b)のように幅の広いサイズとする。

2Ω負荷パワーアンプ

スピーカーのインピーダンスが

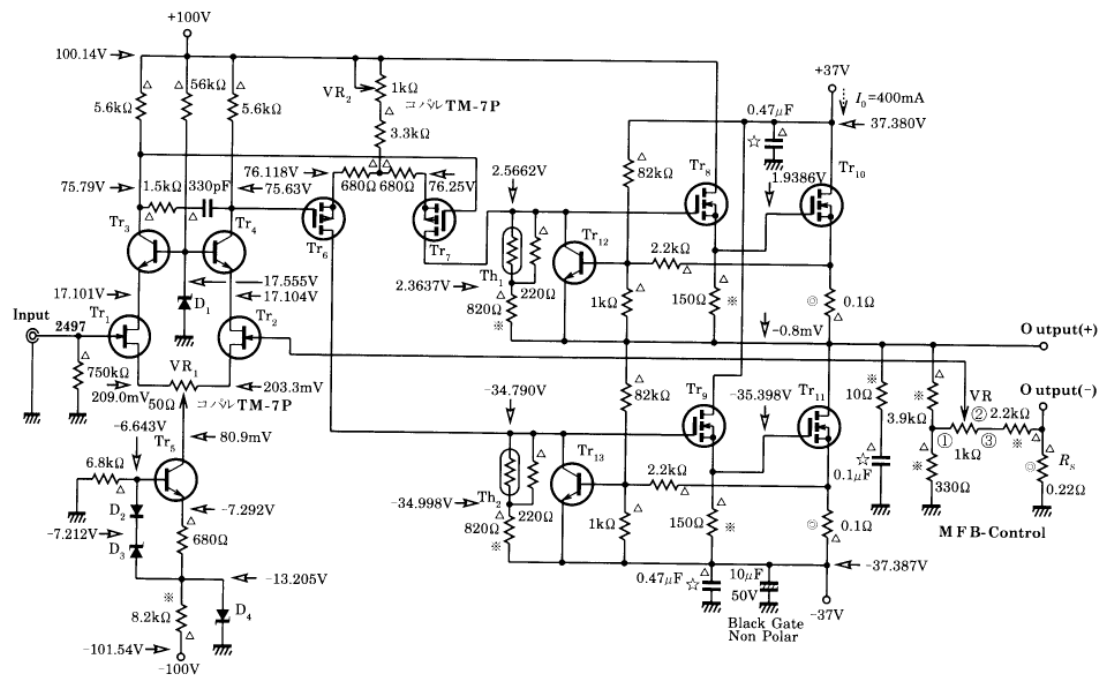
低くなるのは世界的な傾向だ。これが音質を追求した結果なら話はわかる。しかし実際はスピーカーの能率を犠牲にして周波数特性をフラット化したために、ハイパワーアンプでドライブしないと、実用にならないというのが実状だ。

半導体アンプでは電源電圧が一定なら、負荷インピーダンスが低いほど最大出力電力が大きくなる。だからスピーカーのインピーダンスを低くした。

と言ってもオーディオ用パワーデバイスでは大電流に対応するのは難しく、複数個をパラ接続して動作させるしかない。

しかしパラ接続では音が変わる。パワーデバイスの特性バラツキで互いに負荷になり、動作を鈍くするからだ。

低負荷インピーダンスには大電流型MOS-FETが威力を発揮する。たった1個のデバイスから300Aもの驚異的な電流を取り出



Tr₁, Tr₂: 2SK117BL, Tr₃, Tr₄, Tr₅: 2SC1775A, Tr₆, Tr₇: 2SJ77, Tr₈, Tr₉: 2SK214, Tr₁₀, Tr₁₁: 2SK2554, Tr₁₂, Tr₁₃: 2SD756
 D₁: HZ18C2, D₂: 1S1588, D₃: HZ6C2, D₄: HZ13C2, Th₁, Th₂: 200D5A, Tr₁とTr₂, D₂とTr₅, Tr₆とTr₇, Th₁とTr₁₀, Th₂とTr₁₁は熱結合
 Tr₁₀, Tr₁₁は放熱器TF1208に取り付ける ※: スケルトン, ◎: 福島双羽 M P C 74, ☆: AUDYN CAP (TRITEC) MKPQS

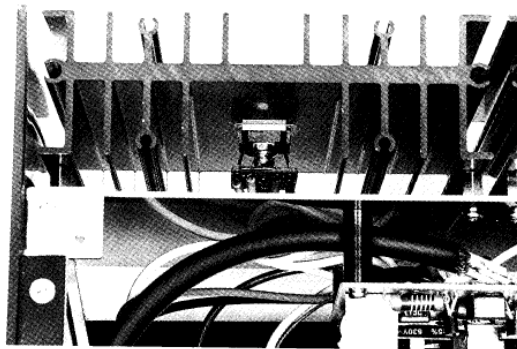
図116 2Ω負荷パワーアンプ

せるのだ。超低インピーダンススピーカーでは大電流型MOS-FETの独断場と言っても過言でない。

ちなみに私はコンクリートホーン用スピーカー（アルテック416-8Aウーファーを4本パラ接続で2Ω）のドライブアンプに2Ω対応パワーアンプを使っている。私のオーディオ仲間にはオールホーン党が圧倒的に多く、ウーファーは2Ω対応のアンプで鳴らしている。高音、中音が真空管DCアンプでも低音は大電流型アンプに敵うアンプがないからだ。

図116は2Ω負荷パワーアンプである。基本構成も回路定数も4Ω負荷アンプと変わらない。ただドライブ段はSFだ。出力FETを飽和領域までドライブできるので、最大出力が増えている。大出力電流にはドライブ電圧も高くなるので、SFが必然的になる。

サイドパネルへの放熱器の取り付けのようす。大型の放熱器に大電流型MOS-FETを1個だけ取り付ける



SFドライブでは出力段電源と独立した高圧電源が必要だ。本機では電圧増幅段の電圧でSFを効率よく動作させている。

電源部

低負荷インピーダンス用パワーアンプは電源一体型がよい。大電流が流れる電源ケーブルはなるべ